



Projecte Fi de Carrera

Enginyeria Tècnica de Telecomunicació
Especialitat en Sistemes Electrònics

Desfasador de dos estats

Sergi Carrera Colet

Director: Pedro de Paco Sánchez

Departament de Telecomunicació i d'Enginyeria de Sistemes

Escola d'Enginyeria (Campus Bellaterra)
Universitat Autònoma de Barcelona (UAB)

Juliol 2010



El sotasignant, Pedro de Paco Sánchez, Professor de l'Escola d'Enginyeria (Bellaterra) de la Universitat Autònoma de Barcelona (UAB),

CERTIFICA:

Que el projecte presentat en aquesta memòria de Projecte Fi de Carrera ha estat realitzat sota la seva direcció per l'alumne Sergi Carrera Colet.

I, perquè consti a tots els efectes, signa el present certificat.

Bellaterra, *data_de_sol.licitud_de_lectura*.

Signatura: Pedro de Paco Sánchez

Índex

1. Introducció	1
1.1Motivació.....	1
1.2Estat de l'art.....	1
1.3Objectius del projecte	2
1.4Metodologia.....	2
 2.Anàlisi teòric	 3
2.1.Anàlisi híbrid 180°.....	3
2.2.Anàlisi Switch	6
 3.Disseny del circuit esquemàtic amb línies ideals	 8
3.1.Anàlisi amb línies de transmissió ideals de l'híbrid de 180°.....	8
3.2.Anàlisi amb línies ideals del Switch.....	9
3.3.Anàlisi amb línies ideals del desfasador	10
3.4.Resultats de la simulació amb línies ideals	12
 4.Anàlisi amb línies microstrip.....	 13
4.1.Substrat	13
4.2.Desfasador amb microstrip.....	14
4.3.Resultats de la simulació amb microstrip.....	15
4.4.Ajustament del desfasador amb microstrip	16
4.5.Resultats amb microstrip ajustat.....	17
 5.Díode	 18
5.1.Simulacions dels díodes HSMP-4005 i HSMP-381X.....	20
5.2.Desfasador amb díodes HPND-4005 i HSMP-381X	21
5.3.Simulacions amb díode HPND-4005 i HSMP-381X.....	22
5.4.Ajustament del desfasador amb díode HSMP-3810.....	25
 6.Font de tensió	 26
6.1.Simulació del desfasador amb font de tensió	28

7.Disseny del layout	29
7.1.Layout 1, versió Llarg	29
7.2.Resultats de la simulació per layout Llarg	31
7.3.Layout 2, versió Curt.....	34
7.4.Simulació esquemàtica del layout Curt	35
7.5.Resultats de la simulació per layout Curt	37
 8.Fabricació	 40
8.1.Mesures per circuit Curt	41
8.2.Modificació de l'esquemàtic per detectar fonts d'error	43
 9.Conclusions	 46
 Bibliografia.....	 47

1. Introducció

1.1 Motivació

Aquest projecte es basa en el disseny i la fabricació d'un desfasador de 180° de dos estats. Consta de dues parts, un híbrid de 180° , que divideix la senyal del port d'entrada en dues sortides desfasades 180° entre elles, i un switch que permet commutar entre les dues senyals de sortida de l'híbrid. La freqüència central de disseny és de 5GHz i utilitzarem línies de transmissió microstrip.

Els desfasadors són circuits de dos ports dissenyats per alterar la fase d'entrada d'una senyal de microones. Matemàticament, l'angle de la fase de la transmissió de la xarxa de dos ports (fase de S_{21}) es controla elèctricament, mentre que $|S_{21}|$ hauria de ser 1. Els desfasadors ideals tenen unes pèrdues per inserció baixes i l'amplitud de la transmissió igual en tots els estats. La majoria de desfasadors són xarxes recíproques, funcionen amb senyals entrants en les dues direccions.

Els desfasadors són molt importants en les matrius d'antenes, ja que permeten enfocar l'antena en la direcció desitjada sense reposicionar-la físicament i controlar-les de manera electrònica. El cost dels desfasadors pot arribar a representar la meitat del cost total del sistema, per això aquest tipus de sistemes són utilitzats en aplicacions específiques, com radars d'aviació i algunes aplicacions comercials com estacions per a mòbils. Hi ha altres aplicacions pels desfasadors, tot i que les matrius d'antenes potser és la més important, els desfasadors comencen a tenir un ús comú en sistemes inalàmbrics de comunicació.

1.2 Estat de l'art

En l'apartat anterior hem mencionat la importància d'aquest tipus de dispositius. El disseny de desfasadors és un camp molt estudiat, i existeixen moltes solucions diferents alhora de dissenyar-los. El disseny es divideix en dues parts, el circuit encarregat de generar dues sortides amb un desfasament entre elles i el circuit commutador, que permet commutar entre aquestes dues sortides.

Per tal de canviar la fase, s'utilitzen circuits híbrids, que proporcionen aquestes característiques. En aquest punt trobem moltes solucions possibles per implementar-los, algunes de les més usuals són el ring-hybrid o rat-race, l'híbrid en quadratura i altres models, per exemple, els basats en guies de ones, com la Magic-T. Utilitzarem una estructura basada en l'híbrid en quadratura, que ens proporcionarà un bon ample de banda.

Pels circuits commutadors, els més freqüents són els basats amb díodes. La configuració del circuit és simple, i el problema es presenta alhora d'escollir els díodes, ja que han de presentar unes característiques bones per altres freqüències. Els més usuals són els díodes PIN, que permeten operar amb altes freqüències.

1.3 Objectius del projecte

L'objectiu del projecte és dissenyar i fabricar el desfasador de dos estats. Per tant, s'intentarà aconseguir un dispositiu que tingui unes pèrdues per inserció baixes, una amplitud de transmissió entre estats igual i una fase constant a la sortida, que són els paràmetres que caracteritzen aquest tipus de xarxes.

Durant el projecte s'analitzaran els problemes que presenta la construcció i el disseny d'aquest tipus de dispositius i s'intentarà buscar la solució més adequada en cada cas. Com que, com ja havíem comentat anteriorment, la construcció d'aquest dispositiu pot ser molt costosa, l'objectiu final no serà obtenir les màximes prestacions possibles del dispositiu, sinó més aviat demostrar el correcte funcionament del disseny amb unes bones prestacions, però sense aplicar les tècniques ni els materials més costosos disponibles.

1.4 Metodologia

Per tal de dissenyar el dispositiu, es començarà analitzant-lo teòricament, a través dels paràmetres S. Després es passarà al disseny pròpiament dit. Per aquest apartat s'utilitza el programa ADS, una fonamental alhora de dissenyar aplicacions en altes freqüències, ja que aporta una interfície fàcil, i unes simulacions electromagnètiques que permeten veure el comportament del circuit de forma molt acurada.

El procés de disseny començarà per construir un model amb línies ideals, sense pèrdues i llavors s'aniran introduint els elements reals que formaran el circuit. Primer es canviaran les línies ideals per línies microstrip. Després es veurà quines són les característiques per escollir el díode, i s'inclourà en el circuit. Per acabar s'inclourà la font de tensió, que controlarà elèctricament el circuit.

Un cop acabat el disseny del circuit, es passarà a dissenyar el layout, i llavors a la fabricació. Per fabricar-lo s'utilitzarà una fresadora, i es mesurarà el circuit amb l'analitzador de xarxes, per comparar-lo posteriorment amb els resultats obtinguts en les simulacions.

2. Anàlisi teòric

El circuit que ens proposem dissenyar és un desfasador de 180° . Es tracta d'un circuit capaç d'invertir la fase de l'ona incident. Aquest tipus de circuits s'anomenen híbrids; en el nostre cas, de 180° . Típicament els híbrids són circuits amb 4 ports, on s'utilitzen un port com entrada i dos de sortida, amb un port aïllat, on hi ha un desfasament entre les sortides. Com que volem un circuit de 2 ports, afegirem un commutador a la sortida de l'híbrid que ens permetrà canviar entre les dues possibles sortides.

L'esquema general del nostre circuit serà:

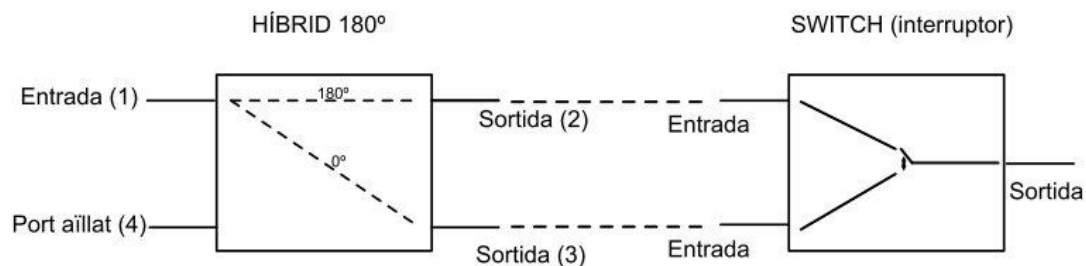


Figura 1: Esquema general de l'aplicació

Basant-nos en l'esquema de la *Figura 1*, dividirem el procés d'anàlisi en dues parts. Primer s'analitzarà l'híbrid de 180° i després el switch.

2.1. Anàlisi híbrid 180°

Utilitzarem els paràmetres de Scattering per analitzar l'híbrid, ja que permet caracteritzar el circuit. Aquest mètode d'anàlisi, bastament usat per dissenyar aplicacions en altes freqüències, consisteix en construir una matriu que descriu el comportament de xarxes elèctriques lineals quan les sotmetem a estímuls externs.

L'esquema de l'híbrid de 180° és:

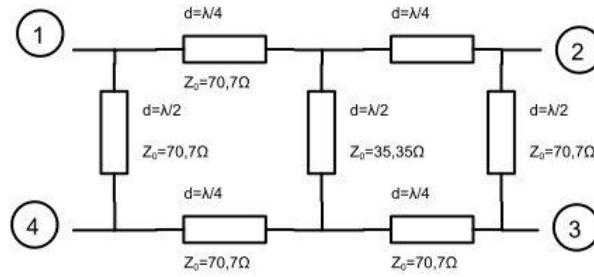


Figura 2: Esquema de l'hibrid de 180°

Aquesta xarxa tindrà una matriu de paràmetres S de 4x4:

$$\begin{bmatrix} b_1 \\ b_2 \\ b_3 \\ b_4 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} & S_{13} & S_{14} \\ S_{21} & S_{22} & S_{23} & S_{24} \\ S_{31} & S_{32} & S_{33} & S_{34} \\ S_{41} & S_{42} & S_{43} & S_{44} \end{bmatrix} \cdot \begin{bmatrix} a_1 \\ a_2 \\ a_3 \\ a_4 \end{bmatrix} \quad (1)$$

Per obtenir els paràmetres S utilitzarem la tècnica de simetria, on s'aprofita la simetria física del circuit per dividir-lo en sub-circuits de fàcil anàlisi¹. Podem utilitzar dos plans de simetria:

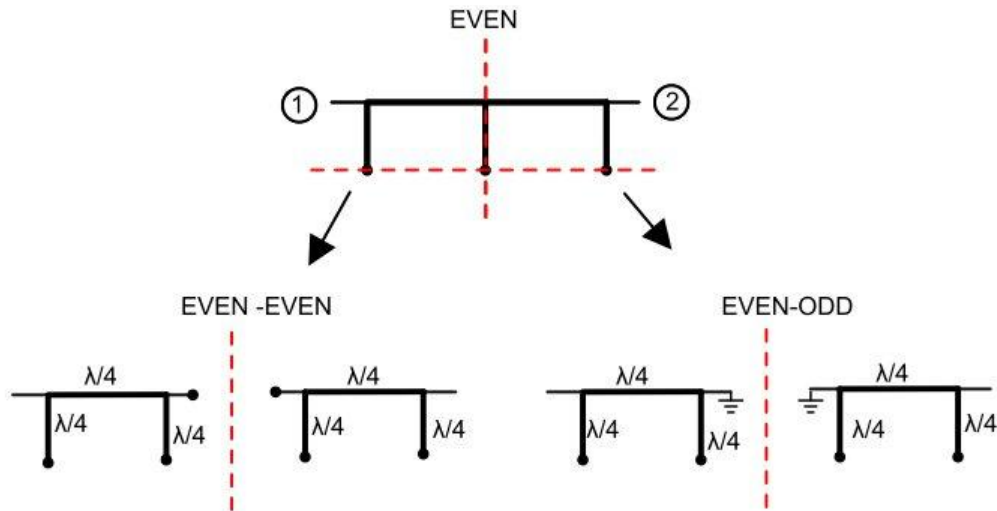


Figura 3: anàlisi EVEN-EVEN, EVEN-ODD

Per l'anàlisi EVEN-EVEN, obtenim $S_{ee} = -1$ i per l'anàlisi EVEN-ODD el resultat és el mateix $S_{eo} = -1$. Per construir la matriu de paràmetres S, es segueix l'equació (2):

$$[S] = \frac{1}{2} \begin{bmatrix} [S_e] + [S_o] & [S_e] - [S_o] \\ [S_e] - [S_o] & [S_e] + [S_o] \end{bmatrix} \quad (2)$$

¹ POZAR, David M.(1998). *Microwave Engineering 2nd Edition*. University of Massachusetts: John Wiley & Sons, Inc. , p.380

Així, la matriu de paràmetres S_e és:

$$[S_e] = \begin{bmatrix} -1 & 0 \\ 0 & -1 \end{bmatrix} \quad (3)$$

Ara, procedim amb l'anàlisi del circuit imparell:

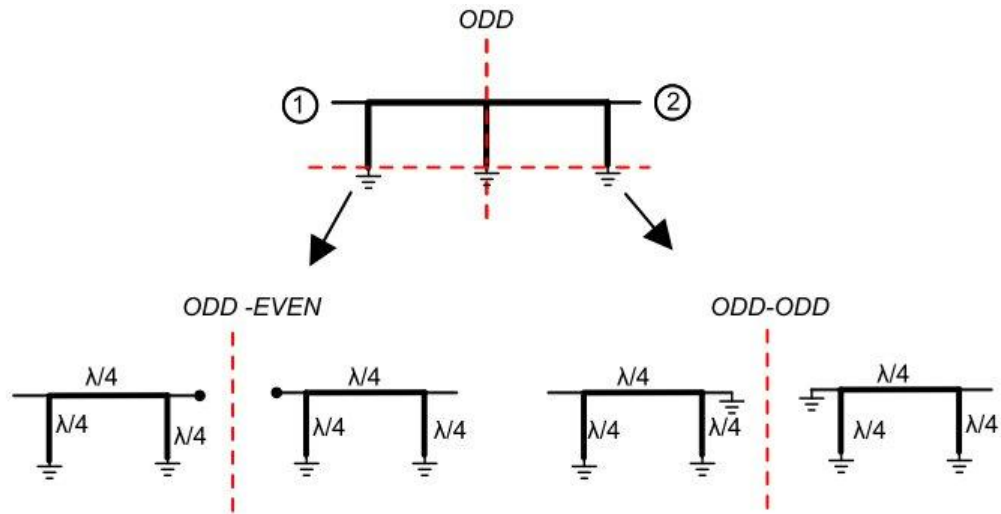


Figura 4: Anàlisi ODD-EVEN, ODD-ODD

Per l'anàlisi ODD-EVEN , $S_{oe}=-1$, i per l'ODD-ODD , $S_{oo}=1$

$$[S_o] = \begin{bmatrix} 0 & -1 \\ -1 & 0 \end{bmatrix} \quad (4)$$

A continuació es construeix la matriu de paràmetres S de tot el circuit:

$$[S] = \frac{1}{2} \begin{bmatrix} -1 & -1 & 1 & -1 \\ -1 & -1 & -1 & 1 \\ 1 & -1 & -1 & -1 \\ -1 & 1 & -1 & -1 \end{bmatrix} \quad (5)$$

El sistema d'equacions que extraiem d'aquesta matriu és:

$$\begin{cases} 2b_1 = -a_1 - a_2 + a_3 - a_4 \\ 2b_2 = -a_1 - a_2 - a_3 + a_4 \\ 2b_3 = a_1 - a_2 - a_3 - a_4 \\ 2b_4 = -a_1 + a_2 - a_3 - a_4 \end{cases} \quad (6)$$

Imposem $b_4 = 0$, ja que el port 4 està aïllat:

$$\begin{cases} 2b_1 = -a_1 - a_2 + a_3 - \frac{k}{3} \\ 2b_2 = -a_1 - a_2 - a_3 + \frac{k}{3} \\ 2b_3 = a_1 - a_2 - a_3 - \frac{k}{3} \end{cases} \quad (7)$$

Si igualem $b_1 = 0$, que és la condició que estem buscant:

$$\begin{cases} b_2 = -a_1 - a_2 \xrightarrow{a_2=0} b_2 = -a_1 \\ b_3 = a_1 - a_3 \xrightarrow{a_3=0} b_3 = a_1 \end{cases} \quad (8)$$

Si es considera que no hi ha ona incident en el port 2 ($a_2=0$) ni en el port 3 ($a_3=0$), el resultat mostrat en (7) ens confirma que la sortida del port 2 és igual a l'entrada desfasada 180° i que la sortida del port 3 és igual a l'entrada.

2.2. Anàlisi Switch

Ens queda per analitzar la segona part del circuit, el switch o interruptor, que ens permetrà canviar entre les dues sortides de l'híbrid. L'esquema que utilitzarem és molt senzill:

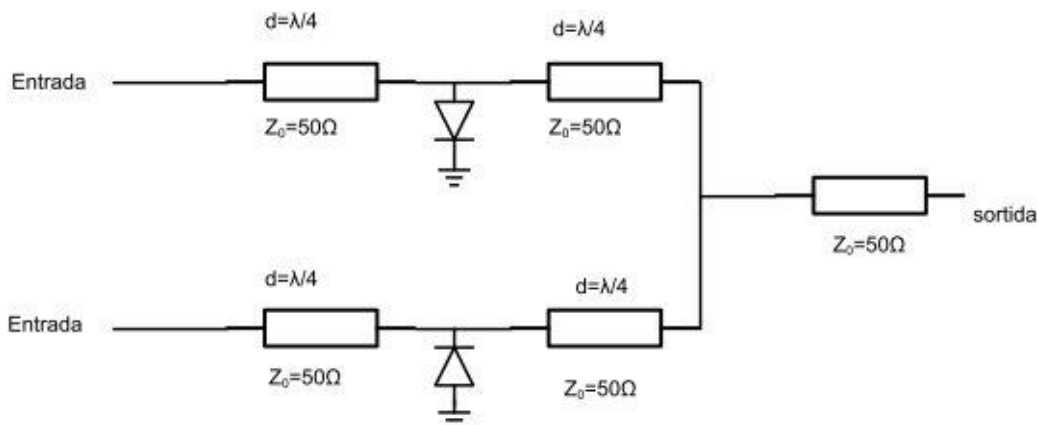


Figura 5: ESquema del switch (interruptor)

La idea és que les dues entrades del circuit corresponen al port 2 i al port 3 de l'híbrid de 180° .

Tenim els díodes connectats entre dues línies de $\lambda/4$. Quan el díode estigui polaritzat, hi haurà una connexió a terra entre les dues línies. El que aconseguim és que, a la distància de $\lambda/4$ hi hagi un circuit obert, per inversió de impedàncies. És a dir que, a la sortida de l'híbrid de 180° , que correspon a l'entrada que veiem en la *Figura 5*, hi haurà un circuit obert. Si agafem com a exemple la branca superior de l'esquema de la *Figura 5*, el circuit obert aïllarà el port 2 de l'híbrid (no entrarà ni sortirà res), per tant, $a_2=0$, que era la condició imposada quan analitzàvem la matriu de paràmetres S. Passarà el mateix en la sortida del circuit. Continuant amb l'exemple de la branca superior, quan el díode estigui polaritzat, hi haurà un circuit obert en el punt on es connecten les dues branques, el que farà que la ona que viatja per la branca inferior no es desviï cap a la superior.

La última línia serveix simplement per connectar les dues branques, no ens importa la distància que tingui perquè està adaptada, i no influirà en el comportament final. Les línies són de 50Ω , que és la impedància característica per la qual dissenyem el circuit.

La configuració que utilitzarem pels díodes és:

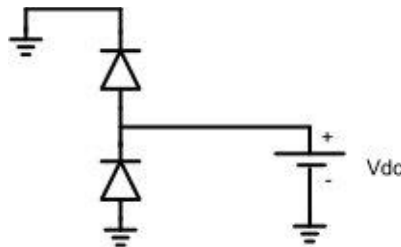


Figura 6: Configuració dels díodes

Que ens permetrà amb una sola font de tensió controlar els dos díodes. Quan la tensió sigui positiva, el díode superior es polaritzarà en directe i passarà la corrent. Quan la tensió sigui negativa, el díode inferior es polaritzarà i el superior estarà en tall.

3. Disseny del circuit esquemàtic amb línies ideals

Un cop acabat l'anàlisi teòric del circuit, podem començar l'etapa de disseny. En aquesta etapa utilitzarem un software anomenat ADVANCED DESIGN SYSTEM, que permet construir i simular circuits.

En aquest capítol ens centrarem en fer un anàlisi del circuit amb línies de transmissió ideals, per validar els resultats obtinguts a la teoria, i comprovar algunes característiques del circuit. Al ser línies ideals, no tindrem en compte les pèrdues. Tot i que el resultat no ens serà útil pel disseny, si que ho serà alhora de veure com s'allunya el model real de l'ideal, un cop avancem en la complexitat del disseny.

Dividirem l'anàlisi, tal com havíem fet en l'apartat teòric, en l'híbrid i el switch, llavors els ajuntarem per veure com es comporten en conjunt.

3.1. Anàlisi amb línies de transmissió ideals de l'híbrid de 180°

Primer construïm el circuit de l'híbrid, amb les fases i impedàncies característiques necessàries. Com que tan sols analitzem la matriu de paràmetres S, la freqüència no és important, així que les línies tenen una freqüència central de 1GHz, que és la proporcionada inicialment pel programa.

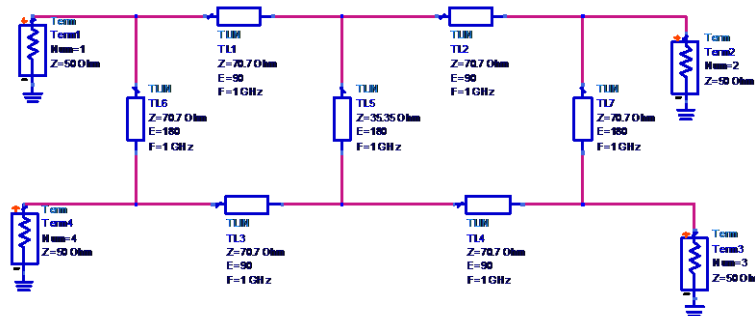


Figura 7: Circuit esquemàtic de l'híbrid de 180° amb línies de transmissió ideals

Un cop fem la simulació, la matriu que obtenim és:

freq	S(1,1)	S(1,2)	S(1,3)	S(1,4)
1.000 GHz	0.500 / -179.999	0.500 / -180.000	0.500 / 8.744E-11	0.500 / -179.999
freq	S(2,1)	S(2,2)	S(2,3)	S(2,4)
1.000 GHz	0.500 / -180.000	0.500 / -179.999	0.500 / -179.999	0.500 / 8.744E-11
freq	S(3,1)	S(3,2)	S(3,3)	S(3,4)
1.000 GHz	0.500 / 8.744E-11	0.500 / -179.999	0.500 / -179.999	0.500 / -180.000
freq	S(4,1)	S(4,2)	S(4,3)	S(4,4)
1.000 GHz	0.500 / -179.999	0.500 / 8.744E-11	0.500 / -180.000	0.500 / -179.999

Figura 8: Matriu de paràmetres S obtinguda amb la simulació del programa ads

El programa ens mostra els paràmetres S amb el mòdul i la fase. Si construïm la matriu amb aquests valors:

$$[S] = \frac{1}{2} \begin{bmatrix} -1 & -1 & +1 & -1 \\ -1 & -1 & -1 & +1 \\ +1 & -1 & -1 & -1 \\ -1 & +1 & -1 & -1 \end{bmatrix} \quad (1)$$

Que és la mateixa que havíem calculat en la part teòrica. Ara s'analitzarà el comportament del circuit switch (interruptor).

3.2. Anàlisi amb línies ideals del Switch

L'esquemàtic pel circuit switch és:

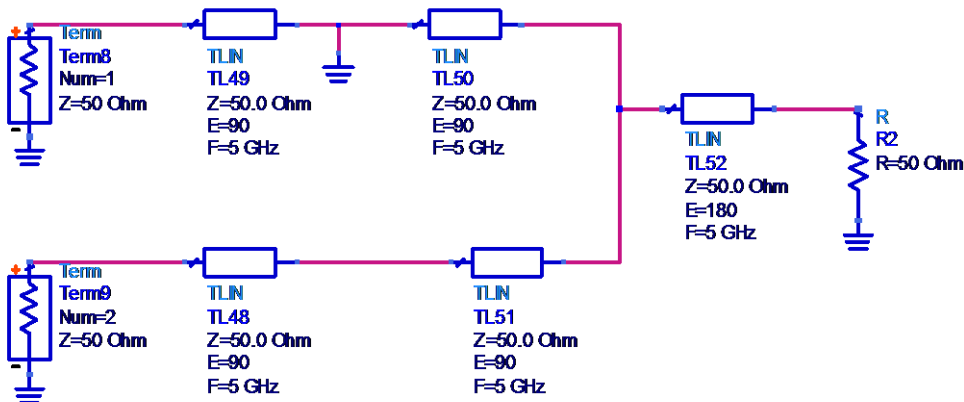


Figura 9: Circuit switch amb línies ideals

Com s'observa en la figura 9, hem reemplaçat el díode per una connexió a massa. El circuit és equivalent a tenir el díode de la branca superior polaritzat, ja que aquest genera un camí a massa. Els resultats, mostrats en la carta de Smith són:

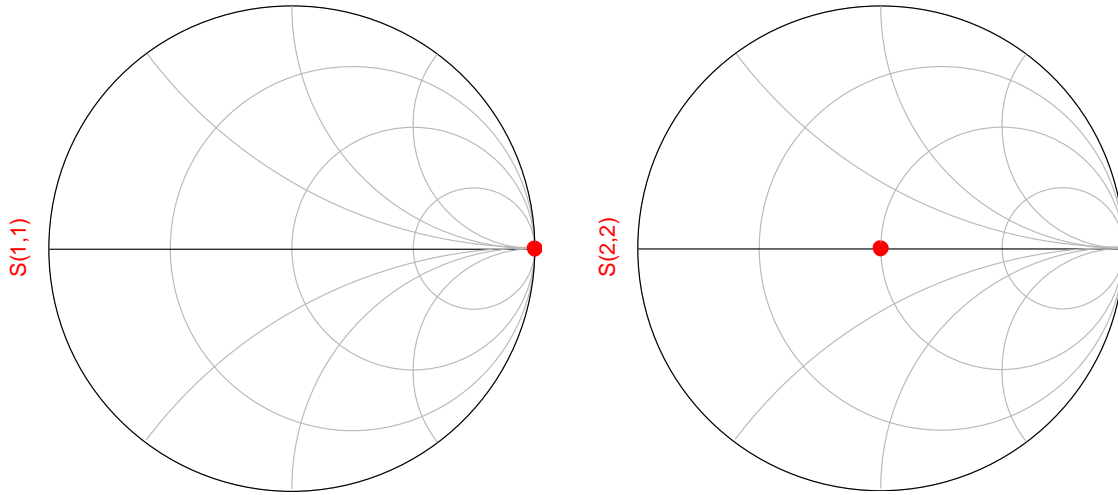


Figura 10: Resultats de l'anàlisi del switch amb línies ideals

Com veiem en la Figura 10, per la branca superior, que representa el díode polaritzat, el coeficient de reflexió (Γ) a l'entrada és 1, que correspon a un circuit obert i per la branca inferior, coeficient de reflexió és 0, per tant està adaptat.

A continuació, analitzem el conjunt de l'híbrid i el switch.

3.3. Anàlisi amb línies ideals del desfasador

El circuit final, amb l'híbrid i el switch és:

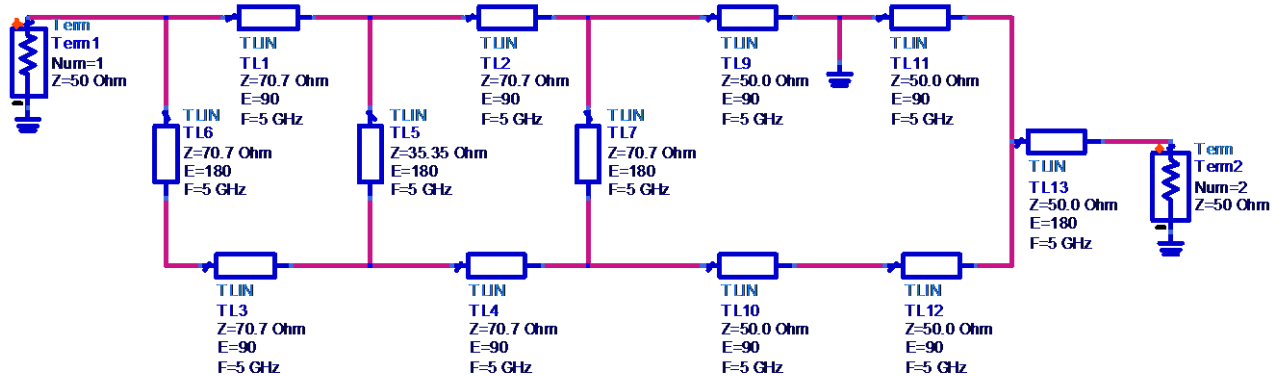


Figura 11: esquemàtic del circuit desfasador amb línies ideals

En la *Figura 11* hem construït el circuit corresponent al díode polaritzat en la branca superior. Necessitarem un altra circuit igual, però amb la massa connectada a la branca inferior, per simular els dos estats del desfasador. Les línies tenen una freqüència central de 5GHz, ja que ara simularem el comportament del circuit freqüencialment. Primer però, veurem els resultats de la matriu de paràmetres S.

Pel circuit de la *Figura 11*, corresponent al díode superior activat, obtenim:

f req	S(1,1)	S(1,2)
1.000 GHz	8.535E-6 / -90.000	1.000 / 4.890E-4
f req	S(2,1)	S(2,2)
1.000 GHz	1.000 / 4.890E-4	8.535E-6 / -90.000

Figura 12: Matriu de paràmetres S del circuit de desfasador, amb díode superior polaritzat

$$[S] = \begin{bmatrix} 0 & 1 \\ 1 & 0 \end{bmatrix} \quad (9)$$

La diagonal és 0, el què significa que el circuit està adaptat.

Si obtenim els valors del vector b:

$$\begin{cases} b_1 = a_2 \\ b_2 = a_1 \end{cases} \quad (10)$$

I imposem $b_1=0$, tenim que $b_2=a_1$, és el resultat que estàvem buscant.

El resultat pel circuit de la *Figura 11* però amb díode inferior polaritzat (pla de massa connectat a la línia inferior):

f req	S(1,1)	S(1,2)
1.000 GHz	8.535E-6 / -90.000	1.000 / -180.000
f req	S(2,1)	S(2,2)
1.000 GHz	1.000 / -180.000	8.535E-6 / -90.000

Figura 13: Matriu de paràmetres S del circuit de desfasador, amb díode inferior polaritzat

$$[S] = \begin{bmatrix} 0 & -1 \\ -1 & 0 \end{bmatrix} \quad (11)$$

$$\begin{cases} b_1 = -a_2 \\ b_2 = -a_1 \end{cases} \quad (12)$$

Imposem $b_1=0$, tenim que $b_2 = -a_1$.

Podem fer un anàlisis freqüencial per veure com es comportarà el circuit:

3.4. Resultats de la simulació amb línies ideals

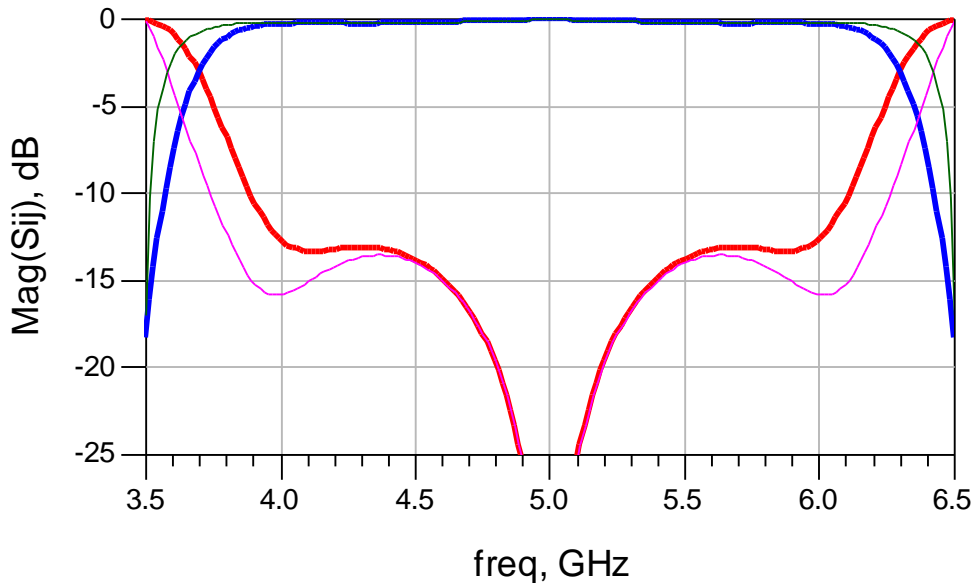


Figura 14: Gràfica de paràmetres S, les línies gruixudes corresponen a S_{11} i S_{12} , les línies primes corresponen a S_{33} i S_{34}

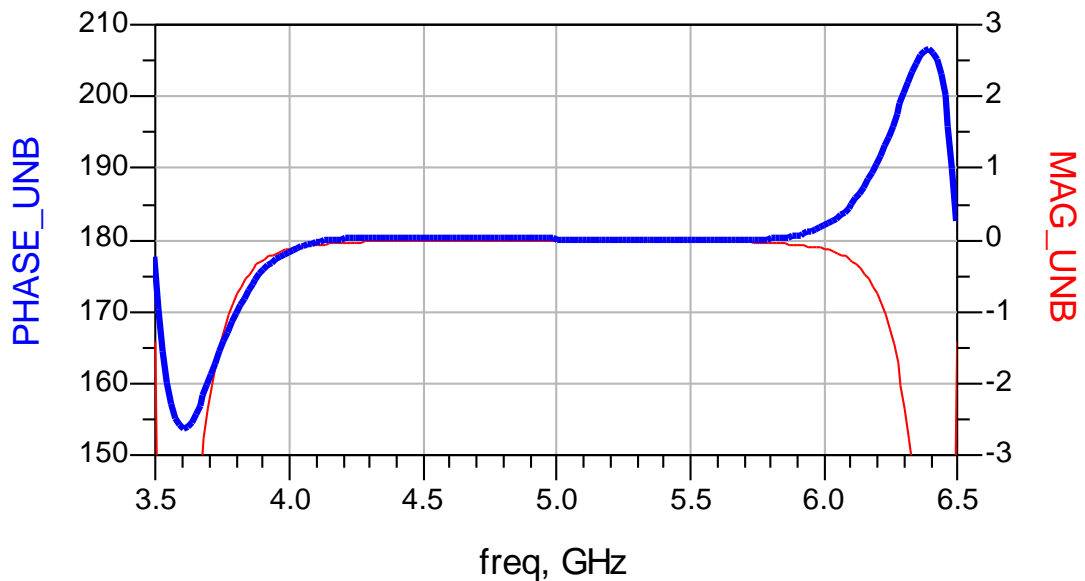


Figura 15: Gràfica de diferència de fases (línia gruixuda) i diferència de magnituds (línia prima) amb línies ideals

En la Figura 14 es mostren els paràmetres de Scattering centrats a $f_c=5\text{GHz}$, amb un ample de banda aproximat de 2GHz, calculat amb una adaptació de 10dB. En la Figura 15 veiem els paràmetres PHASE_UNB, diferència de fase entre les dues sortides del circuit, desenrotllada (sense salts de 360°) i MAG_UNB, diferència de magnitud entre les dues sortides. Aquests resultats ideals serviran com a referència alhora d'avançar en la complexitat del model, un cop hi afegim pèrdues i altres elements.

Els paràmetres S_{33} i S_{34} representen els paràmetres S_{11} i S_{12} del circuit amb el díode inferior polaritzat (pla de massa en la línia inferior, Figura 11). Es manté aquesta nomenclatura a la resta del document.

4. Anàlisi amb línies microstrip

El següent pas en el disseny és la construcció del model esquemàtic amb línies microstrip. S'ha escollit aquest tipus de línies de transmissió perquè permet un disseny simple i a més, la seva construcció és molt senzilla i barata, ja que es poden utilitzar tècniques litogràfiques, o com en el nostre cas de fresat, igual que en la fabricació de plaques PCB.

Aquest tipus de línies de transmissió es caracteritzen per la longitud (L) i l'amplada (W) de la geometria de la capa superior conductora. Així doncs, existeixen un conjunt d'equacions que relacionen aquests valors amb la capacitat, inductància, resistència i conductivitat final de la línia. No s'entrarà en detalls sobre aquests càlculs, ja que són automatitzats pel programa ADS.

4.1. Substrat

Per tal d'escollir el substrat ens hem de basar en la freqüència i en la qualitat que volem obtenir. Els paràmetres que defineixen el nostre substrat són:

ϵ_r : constant dielèctrica, que defineix el dielèctric.

$\text{Tg } \delta$: tangent de pèrdues del dielèctric

H : grossor del substrat

t_{cu} : grossor del conductor (coure en el nostre cas)

Busquem un substrat que ofereixi unes bones característiques per la freqüència de 5GHz, que és la freqüència central del nostre disseny. En general, volem una constant dielèctrica alta (ϵ_r), perquè evitarà pèrdues.

El substrat que hem escollit és el ROGER 3010. Els paràmetres, pel substrat ROGER 3010 són²:

Substrat ROGER 3010	
ϵ_r	10,2
H	25 mils (0,635 mm)
$\text{tg } \delta$	0,0023
t_{cu}	35 μm

² Datasheet RO3000® Series High Frequency Circuit Materials, ROGERS CORPORATION

Aquest substrat es caracteritza per una ϵ_r força elevada, i una variació molt petita d'aquesta en front a la temperatura i la freqüència. Està pensat per aplicacions en freqüències de fins a 30-40GHz, tal com indica el fabricant. En el nostre cas, a la freqüència de 5GHz, el substrat no presenta variacions significatives als paràmetres abans especificats, i és la freqüència de funcionament ideal.

Per tal de que el programa ADS sigui capaç de simular-lo, li hem d'introduir els paràmetres anteriors, i així quedarà perfectament caracteritzat. El programa ens permet introduir-hi moltes més variables, però amb les definides anteriorment, serà suficient per la simulació. Passarem a construir l'hibrid amb microstrip.

4.2. Desfasador amb microstrip

Per tal d'agregar les línies amb microstrip, utilitzarem un programa integrat amb l'ADS, el LINECALC. Aquest programa calcula l'amplada i la longitud de la línia amb microstrip a partir del model de línies de transmissió. Així, passant-li els paràmetres del nostre substrat, la freqüència a què volem treballar, la impedància i longitud de la línia, ens donarà el grossor i la amplada de la línia amb microstrip. Els valors que obtenim per a les diferents línies són:

Mesures de les línies Microstrip	
Línia ideal	Línia microstrip
$Z_0=70,7 \Omega$ $d=\lambda/4$	$W=0,224662 \text{ mm}$ $L=6,048420 \text{ mm}$
$Z_0=70,7 \Omega$ $d=\lambda/2$	$W=0,224662 \text{ mm}$ $L=12,096800 \text{ mm}$
$Z_0=35,35 \Omega$ $d=\lambda/2$	$W=1,098480 \text{ mm}$ $L=12,096800 \text{ mm}$
$Z_0=50 \Omega$ $d=\lambda/4$	$W=0,560779 \text{ mm}$ $L=5,796390 \text{ mm}$

Un cop construït el circuit:

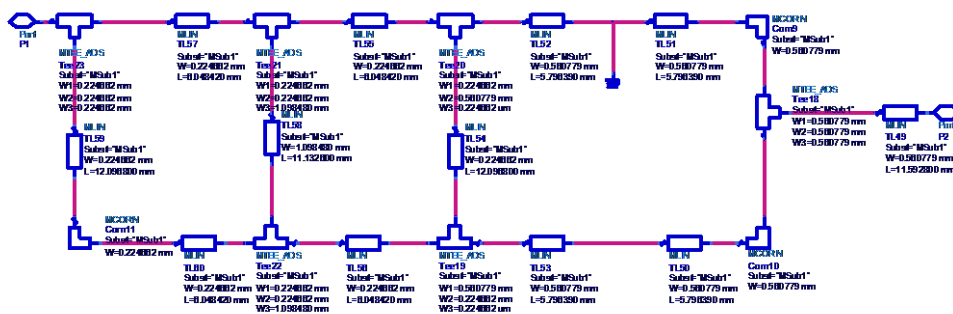


Figura 16: Esquemàtic del circuit desfasador amb microstrip

Com podem veure en la Figura 16 hem afegit elements addicionals (MCORN i MTEE) que serveixen per caracteritzar les discontinuïtats del circuit; quan tenim un gir de 90° i quan es connecten les diferents línies. Els paràmetres són:

4.3. Resultats de la simulació amb microstrip

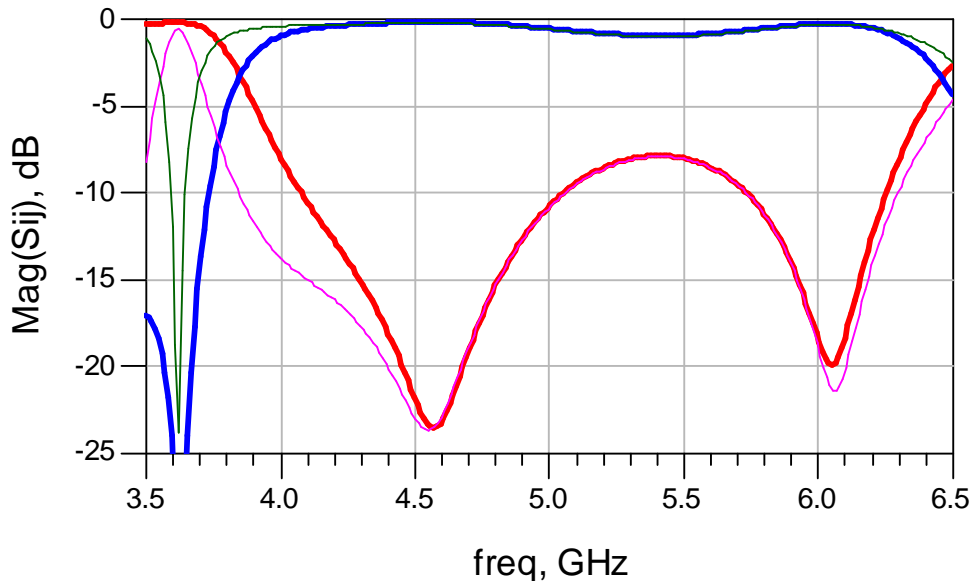


Figura 17: Gràfica de paràmetres S amb microstrip, les línies gruixudes corresponen a S_{11} i S_{12} , les línies primes corresponen a S_{33} i S_{34}

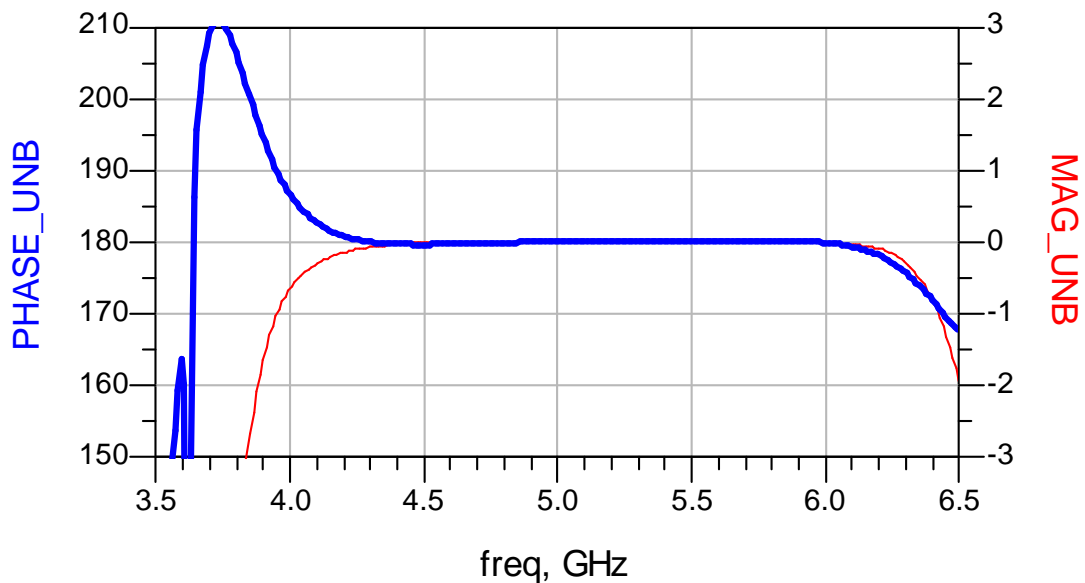


Figura 18: Gràfica de diferència de fases (línia gruixuda) i diferència de magnituds (línia prima) amb línies microstrip

En la *Figura 17* observem que apareix una desadaptació entre les freqüències de 5,3 i 5,7 aproximadament. També hi ha un desplaçament en freqüència, la gràfica està centrada a 5,4GHz. L'ample de banda, sense tenir en compte la desadaptació en el centre, es manté aproximadament a 2GHz. En la *Figura 18*, podem apreciar que les diferències de fase i magnitud no han sofert canvis perceptibles, i es mantenen constants en l'ample de banda, però està desplaçat en freqüència, igual que la *Figura 17*. Els canvis soferts són conseqüència de les pèrdues que afegeixen les línies microstrip i de les discontinuïtats afegides al circuit (línies MCORN i MTEE, *Figura 16*).

4.4. Ajustament del desfasador amb microstrip

En les *Figures 17 i 18*, podem comprovar els efectes de les imperfeccions afegides al model de línies ideals, que han canviat el funcionament del dispositiu. Per reconfigurar-lo, canviarem les característiques del circuit per tal de modificar la resposta que aquest ofereix.

Les variables del circuit que es poden modificar són l'amplada (W) de les diferents línies (amb Z_0 diferents : 50 ,70 ,35) i les longituds (L), que són de 90° i 180°.

El programa ADS disposa de l'eina "TUNING" , que permet modificar les variables especificades anteriorment i veure els resultats en temps real en les gràfiques. Seguint aquest procés, aconseguim el comportament desitjat. Les modificacions introduïdes són:

Ajustament de les línies microstrip			
	Variables inicials	Variables ajustades	Variació(Δ)
W50	0,58 mm	0,58 mm	
W70	0,25 mm	0,2175 mm	0,0325 mm
W35	1,126 mm	1,33994 mm	0,2139 mm
L90	5,89 mm	6,19 mm	0,3 mm
L180	11,78 mm	11,78 mm	

Les variables de l'esquerra es refereixen als diferents valors de les línies, es a dir, W (amplada de la línia) i 50 (impedància característica de la línia). Igual amb els valors de la longitud. La variació introduïda no és molt gran, i permet adequar el funcionament i corregir la desadaptació.

El procés d'ajustament de les línies serà molt útil per aconseguir les respostes desitjades. Si s'aconsegueix un bon ajustament, el model amb el qual iniciarem la següent part del disseny serà l'òptim, i al final de tot el procés obtindrem el millor resultat.

Per aquest motiu és important fer un bon ajustament en cada apartat del disseny. En alguns casos, potser no és suficient la variació de les línies per corregir el comportament, llavors s'ha d'optar per introduir algun tipus de canvi en l'estructura o canviar algun concepte.

En qualsevol cas, hem de tenir present el resultat obtingut amb l'anàlisi ideal, ja que defineix el límit de funcionament del circuit, és a dir, no podrem aconseguir una resposta millor que la vista en les *Figures 14 i 15*.

La resposta aconseguida amb les modificacions mencionades són:

4.5. Resultats amb microstrip ajustat

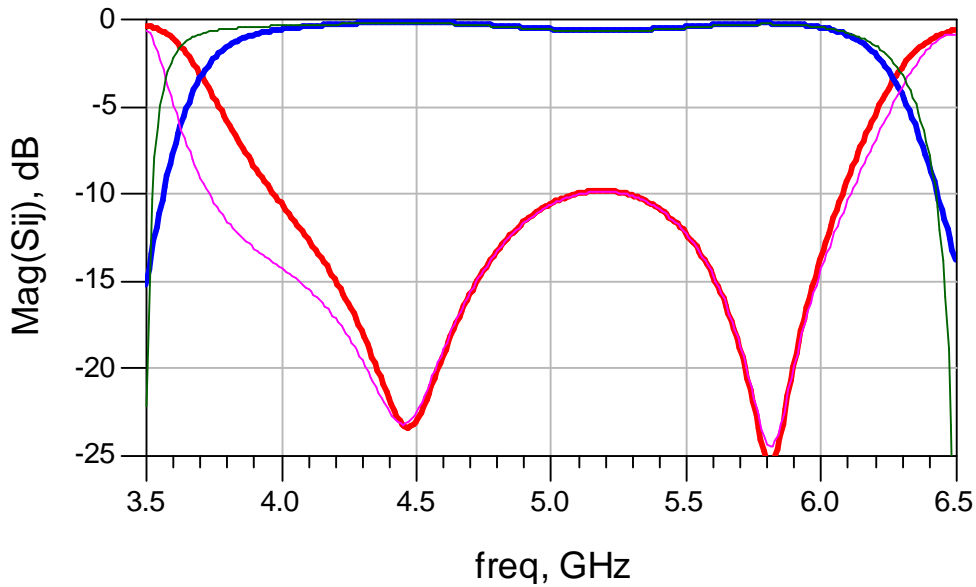


Figura 19 Gràfica de paràmetres S amb microstrip ajustat, les línies gruixudes corresponen a S_{11} i S_{12} , les línies primes corresponen a S_{33} i S_{34}

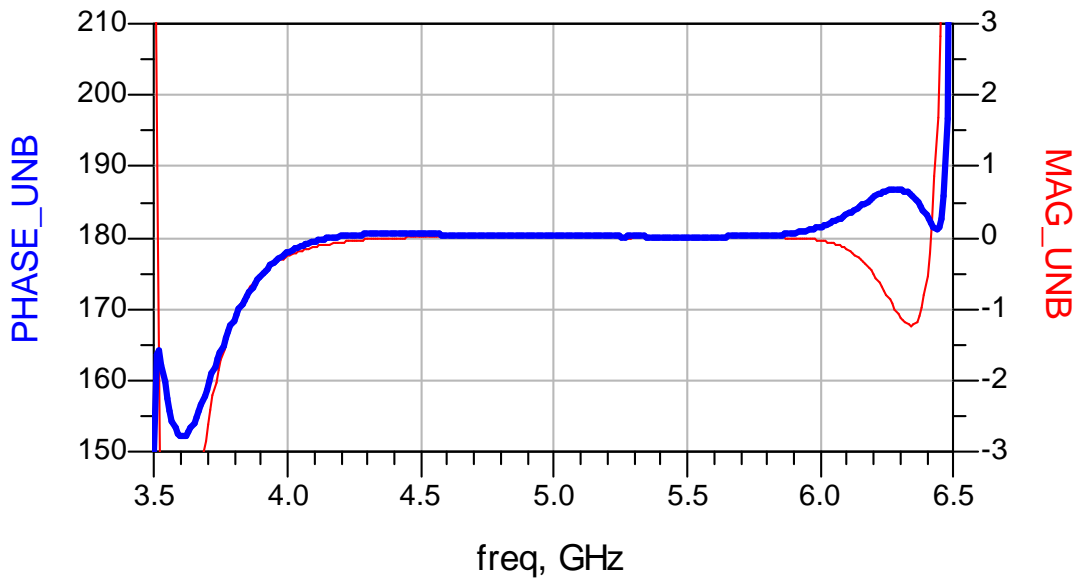


Figura 20: Gràfica de diferència de fases (línia gruixuda) i diferència de magnituds (línia prima) amb línies microstrip ajustades

En les *Figures 19 i 20* observem que el canvi introduït ha servit per adaptar el circuit en tota la banda de funcionament. S'ha desplaçat la freqüència central lleugerament i han disminuït les pèrdues de retorn. En la *Figura 20* observem que l'ample de banda de funcionament està situat entre els 4 GHz i els 6 GHz i està adaptat en aquestes freqüències. El comportament és semblant al circuit amb línies ideals, ja que compleix les mateixes especificacions d'ample de banda. Aquest és un bon model per continuar amb el procés de disseny, ja que els nous elements introduiran més imperfeccions.

5. Díode

El següent pas és escollir un díode adequat pel circuit. En altra freqüència hem de tenir en compte molts aspectes per tal d'escollir-lo, ja que el comportament d'aquests varia molt amb la freqüència.

Utilitzarem díodes pin. Aquest tipus de díodes són usats en moltes aplicacions d'alta freqüència, ja que el seu comportament a altes freqüències s'aproxima al d'una resistència pura. Està format per una regió semiconductora p i una semiconductora n, amb un semiconductor intrínsec entre les dues, amb un lleuger dopat. D'aquí el nom PIN.

Els díodes PIN poden variar en un rang entre 1-10000 Ω , el què ofereix un gran rang de resistències. Cobreix tot l'eix horitzontal en la Carta de Smith, per això es pot comportar com un curtcircuit, circuit obert o qualsevol impedància real. Aquestes característiques permeten utilitzar-lo com a switch.

Pel nostre disseny hem escollit dos díodes PIN, el HPND-4005³ i l'HSMP-381X⁴. El primer té un encapsulat beam-lead, que ofereix unes millors prestacions i el segon està construït amb un encapsulat de muntatge superficial, que oferirà pitjors prestacions. Tot i que és obvi que el funcionament del primer serà millor, analitzarem les dues opcions, ja que el preu del segon és molt inferior. Les característiques dels dos díodes són:

Característiques díodes		
	HPND-4005	HSMP-381X
Ct	0.017pF	0.35pF
Rs	4.7 Ω	2,5 Ohms
Vbr	120V	100V
Ibv	10 μ A	10 μ A

Com observem a la taula, el valor per a Ct del díode HPND-4005 és molt inferior. Per tal de simular el comportament del díode en ADS, inclourem models circuital·ls que modelin els efectes que provoquen els encapsulats. Per l'encapsulat beam-lead, utilitzarem un model basat en un condensador en paral·lel i una bobina en sèrie. Per

³ Datasheet *HPND-4005*, AVAGO TECHNOLOGIES

⁴ Datasheet *HSMP-381X, 481X*, AVAGO TECHNOLOGIES

l'encapsulat de muntatge superficial, el fabricant ens ofereix un model específic⁵ per aquest tipus d'encapsulats.

Pel díode HPND-4005, el model que utilitzem és:

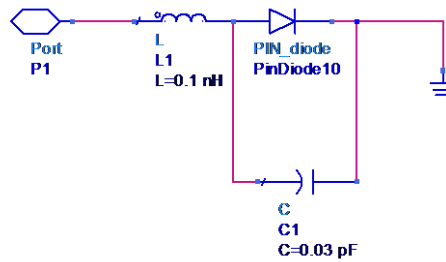


Figura 21: Model per l'encapsulat del díode HPND-4005

Els valors del model són valors típics proporcionats per AVAGO, en encapsulats del mateix tipus. Per al díode HSMP-381X, el model és més complex.

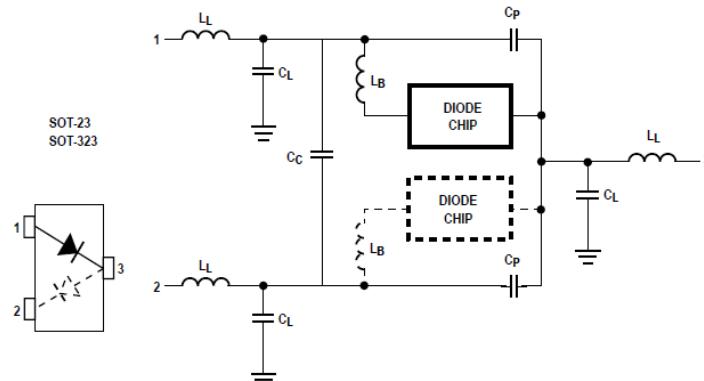


Figura 22: Model per l'encapsulat del díode HSMP-381X

Els valors de les capacitats i inductàncies són:

Valors pel model d'encapsulat HSMP-381X	
LL	0,5nH
LB	1 nH
CL	0
CC	0,06 pF
CP	0,08 pF

En la *Figura 22* veiem que hi ha dues versions diferents pel díode, la versió amb un sol díode i la versió aparellada. La diferència és que en la versió aparellada apareix una capacitat entre les dues branques (CC). Simularem els dos models per veure quin té un comportament millor. Els resultats de les simulacions són:

⁵ Application Note 1124, *Linear Models for Diode Surface Mount Packages*, AVAGO TECHNOLOGIES

5.1. Simulacions dels díodes HSMP-4005 i HSMP-381X

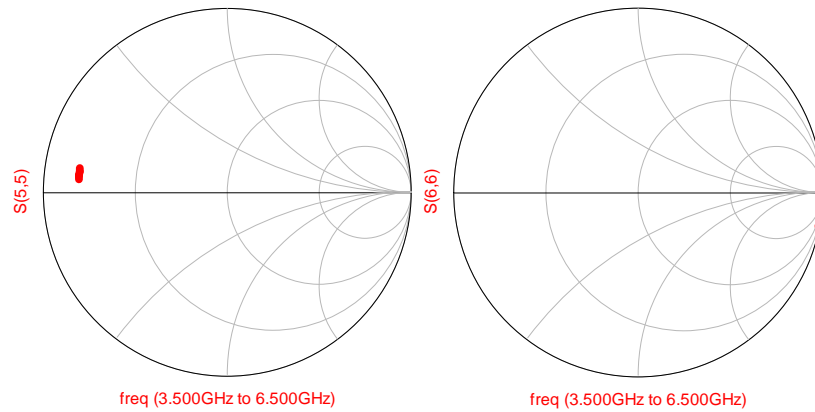


Figura 23: Simulació del díode HPND-4005. A l'esquerra, polaritzat i a la dreta sense polaritzar

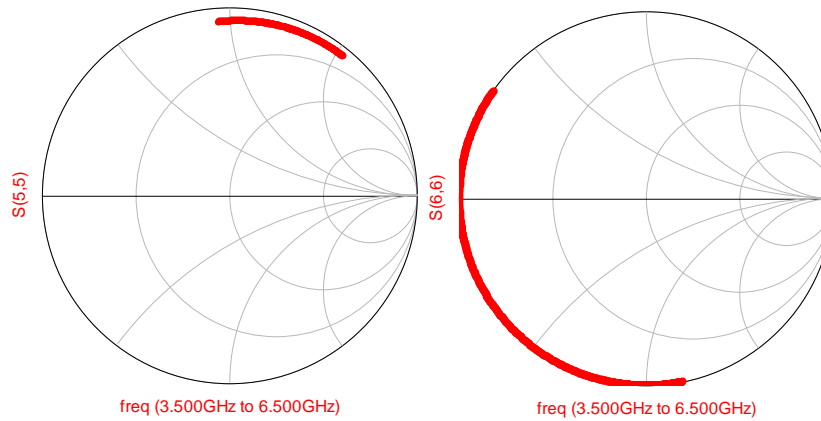


Figura 24: Simulació del díode HSMP-3810(versió amb un sol díode). A l'esquerra, polaritzat i a la dreta no polaritzat

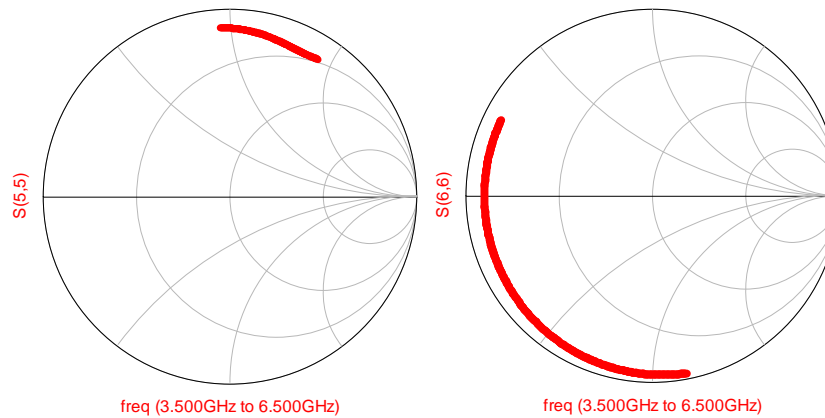


Figura 25: Simulació del díode HSMP-3813(versió aparellada). A l'esquerra, polaritzat i a la dreta sense polaritzar

Com era d'esperar el díode HPND-4005 té un comportament molt bo, s'aproxima al comportament ideal. En canvi, el comportament dels altres dos díodes és força dolent, i els resultats poc tenen a veure amb el que estàvem buscant. Tot i això analitzarem el seu funcionament un cop integrats en el circuit. Cal destacar que el comportament del díode HSMP-3810 és lleugerament millor que el del HSMP-3813.

5.2. Desfasador amb díodes HPND-4005 i HSMP-381X

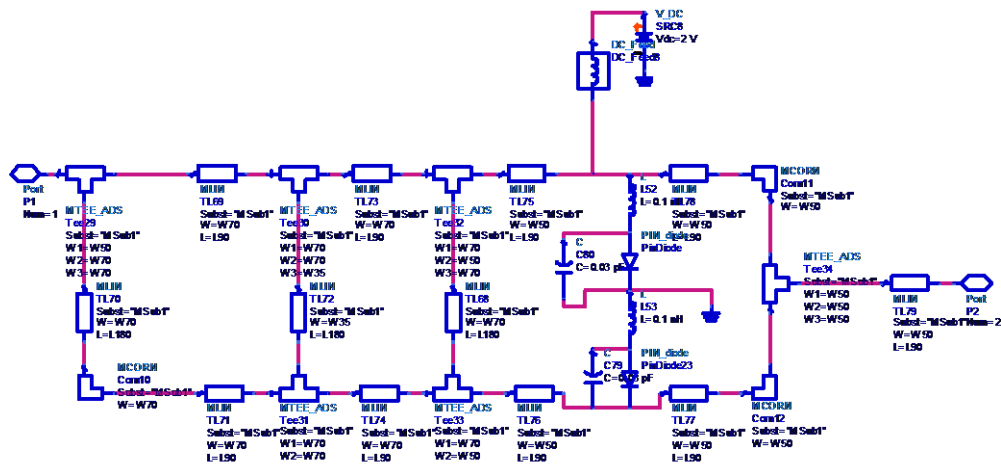


Figura 26: Circuit desfasador amb díode HPND-4005

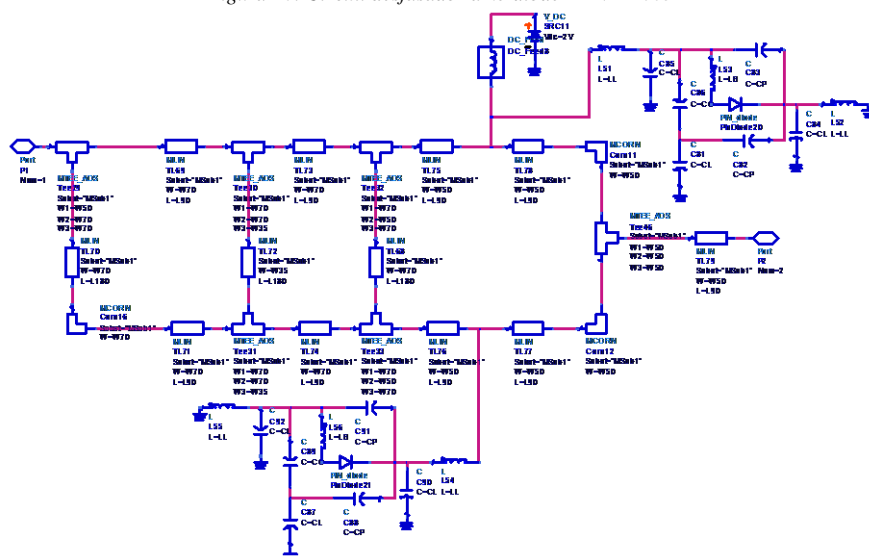


Figura 27: Circuit desfasador amb díode HSMP-3810

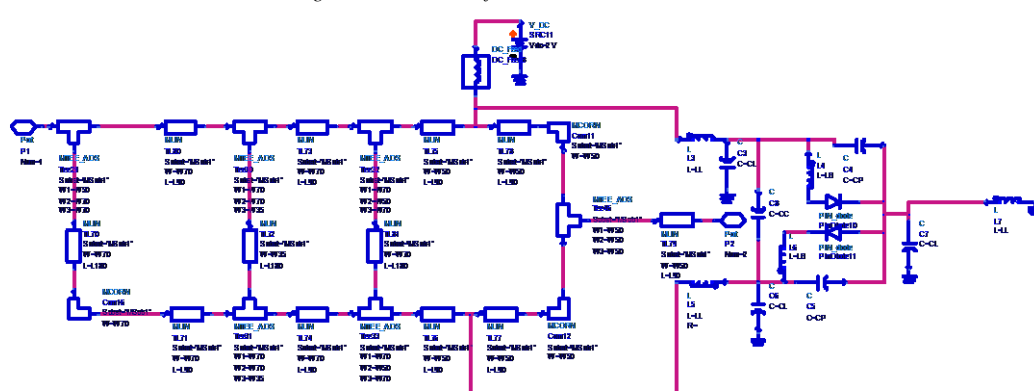


Figura 28: Circuit desfasador amb díode HSMP-3813

Aquestes són les 3 configuracions possibles pel circuit. Veiem que en el circuit de la Figura 28 apareix la capacitat entre CC entre els dos condensadors.

5.3. Simulacions amb díode HPND-4005 i HSMP-381X

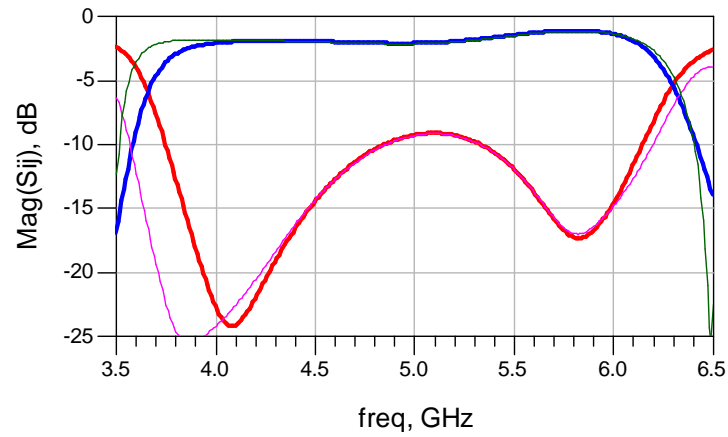


Figura 29: Simulació díode HPND-4005, les traces gruixudes corresponen a S_{11} i S_{12} , les primes corresponen a S_{33} i S_{34}

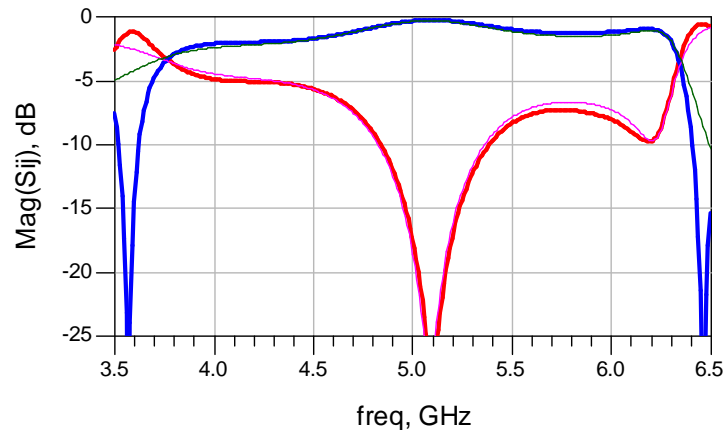


Figura 30: Simulació díode HSMP-3810, les traces gruixudes corresponen a S_{11} i S_{12} , les primes corresponen a S_{33} i S_{34}

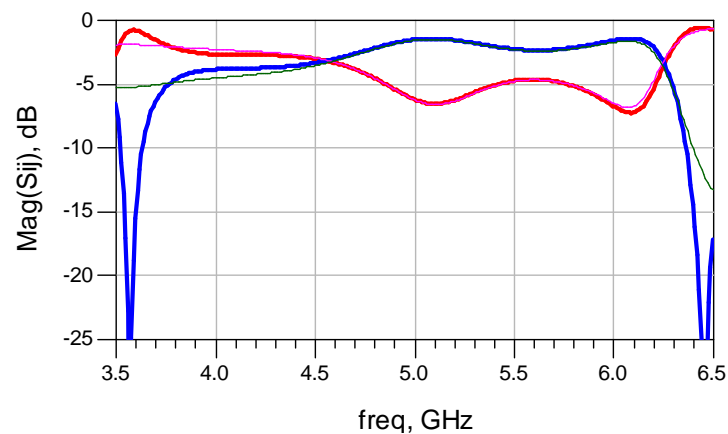


Figura 31: Simulació díode HSMP-3813 les traces gruixudes corresponen a S_{11} i S_{12} , les primes corresponen a S_{33} i S_{34}

Com era d'esperar, el resultat del díode HPND-4005 és el millor. No obstant, pel díode HSMP-3810 el resultat no és dolent, encara que està desadaptat en bona part de l'ample de banda. Pel díode HSMP-3813 s'ha desadaptat totalment.

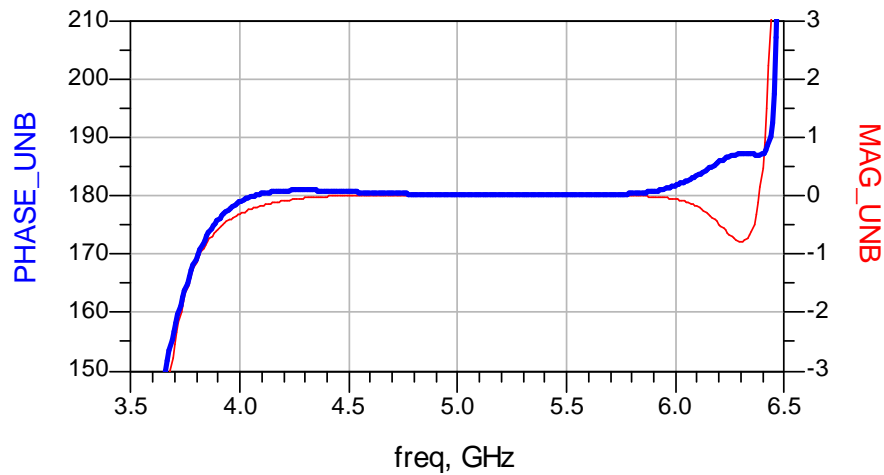


Figura 32: Gràfica de diferència de fases (traç gruixut) i diferència de magnituds (traç prim) amb díode HPND-4005

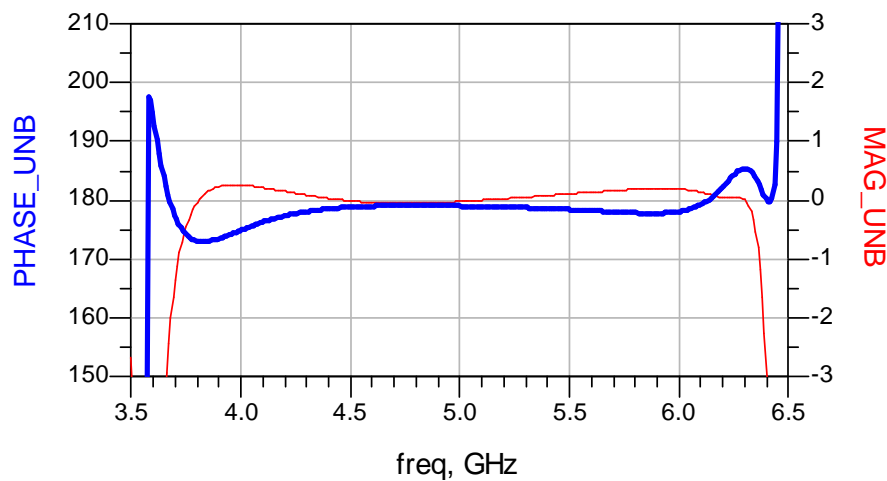


Figura 33: Gràfica de diferència de fases (traç gruixut) i diferència de magnituds (traç prim) amb díode HSMP-3810

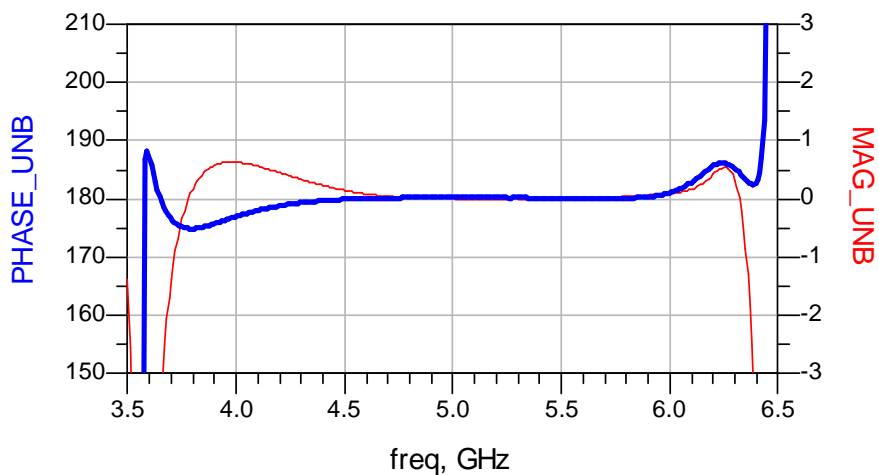


Figura 34: Gràfica de diferència de fases (traç gruixut) i diferència de magnituds (traç prim) amb díode HSMP-3813

En les gràfiques de magnitud i fase s'observa que no han variat gaire. El dispositiu continua invertint la senyal, en l'ample de banda de 4-6GHz aproximadament. El que ofereix pitjors prestacions és el HSMP-3810, tot i que els canvis no són molt grans.

Després de veure el funcionament pels tres díodes, podem observar que la diferència entre els circuits es basa en les desadaptacions que presenten, ja que el balanceig i el desfasament entre les sortides es manté gairebé constant en els tres models.

Si ens fixem en els paràmetres S (Figures 29, 30 i 31), com ja havíem destacat, l'encapsulat de muntatge superficial introdueix moltes més pèrdues enfront a l'encapsulat beam-lead. Cal destacar però, el funcionament del díode HSMP-3810 (Figura 30) que està adaptat a la freqüència central de 5GHz i els paràmetres de transmissió S_{12} i S_{34} són bons en tot l'ample de banda.

És per aquest motiu que s'ha escollit aquest díode, ja que el preu és molt inferior (1\$ la unitat) al del díode HPND-4005, que costa 26,2\$ la unitat. A més, estem realitzant una comprovació experimental del circuit. L'aplicació no necessita les millors característiques, sinó que més aviat es busca el correcte funcionament del desfasador, i amb el díode HSMP-3810 podrem complir aquests objectius.

S'ha realitzat un ajustament de les línies microstrip per intentar adaptar el màxim possible el desfasador amb el díode integrat. Seguirem el mateix procés realitzat que en l'apartat 4.4, que ens ha servit per obtenir un bon resultat. En aquest cas no podrem obtenir els mateixos resultats que en el cas anterior, ja que el model que estem intentant ajustar és pitjor que en l'apartat 4.4. Tot i això aconseguim un bon resultat, que complirà amb les condicions que busquem.

Els resultats obtinguts són:

Ajustament de les línies microstrip			
	Variables inicials	Variables ajustades	Variació(Δ)
W50	0,58 mm	0,58 mm	
W70	0,2175 mm	0,325 mm	0,1075 mm
W35	1,33994 mm	1,23994 mm	0,1 mm
L90	6,19 mm	6,99 mm	0,8 mm
L180	11,78 mm	12,8 mm	1,02 mm

Els resultats obtinguts amb aquests nous valors, mostrats a la taula, són:

5.4. Ajustament del desfasador amb díode HSMP-3810

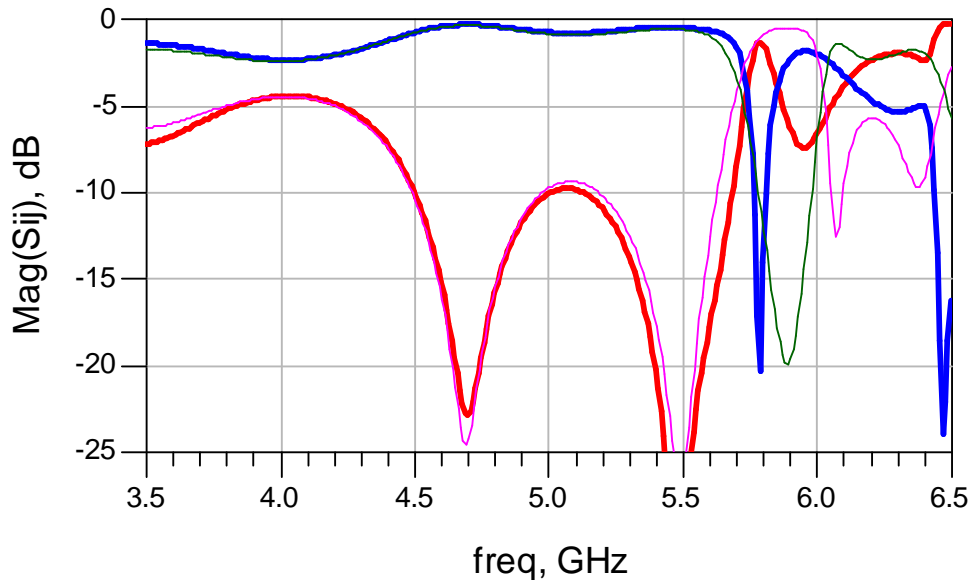


Figura 35: Simulació díode HSMP-3810 ajustat, les traces gruixudes corresponen a S_{11} i S_{12} , les primes corresponen a S_{33} i S_{34}

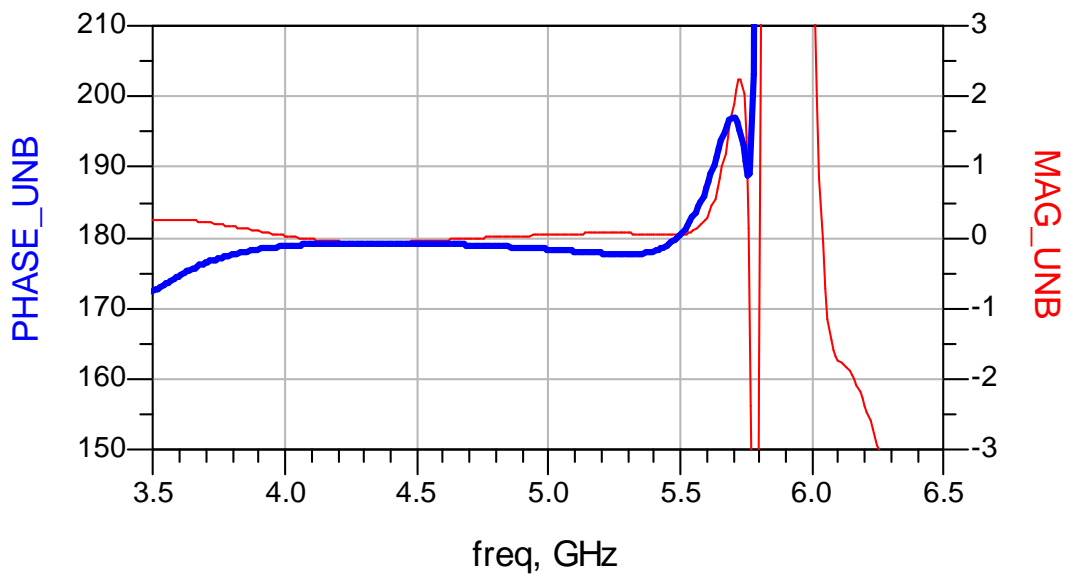


Figura 36: Gràfica de diferència de fases (traç gruixut) i diferència de magnituds (traç prim) amb díode HSMP-3810 ajustat

Amb aquest ajustament s'ha aconseguit un bon resultat. El dispositiu està adaptat en les freqüències de 4,5GHz fins a 5,6GHz aproximadament. Les relacions de magnitud i fase a la sortida es mantenen per l'ample de banda mencionat. L'únic inconvenient és que aquest ample de banda ens ha disminuït en comparació amb models anteriors on era de 2GHz, i ara és aproximadament de 1GHz. La conseqüència d'escollir el díode HSMP-3810, que no té les millors prestacions, és la d'aquesta disminució en l'ample de banda.

6. Font de tensió

Un cop seleccionat el díode, sorgeix el problema de l'alimentació. Es necessita una font de tensió que alimenti el díode, però no pot connectar-se directament al circuit, ja que la ona que viatja per aquest es desviaria per la font de tensió, que ofereix un camí cap a massa. La solució és construir un element que aïlli la font de tensió

Fins ara hem utilitzat l'element de ADS, DC_FEED, que realitza aquesta funció. Aquest element representa una bobina, que fa que la tensió en directa hi pugui passar, però no ho pugui fer una ona a alta freqüència. Per a altes freqüències, el comportament de la bobina serà igual que el d'un curtcircuit, s'aproximarà a $j\infty$. En canvi per a corrent continua, el valor de l'impedància serà 0, i no afectarà.

No podem afegir una bobina al nostre circuit. En aquests casos, el que s'utilitza és un circuit en microstrip que simula un curtcircuit. Aquest circuit es construeix mitjançant dues línies de microstrip, una amb alta impedància i l'altra amb baixa impedància, amb longitud de $\lambda/4$ connectades.

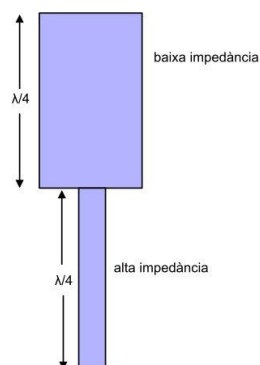


Figura 37: Esquema per curtcircuit virtual a la font de tensió

La font de tensió es connecta just al mig de l'estructura, entre la línia d'alta impedància i la de baixa impedància. L'estructura s'anomena curtcircuit virtual, ja que és equivalent a tenir un curtcircuit connectat a l'estructura.

Les Z_0 que hem utilitzat són:

Z_0 (alta impedància) = $70,7\Omega$

Z_0 (baixa impedància) = $35,35\Omega$

6.1. Simulació del desfasador amb font de tensió

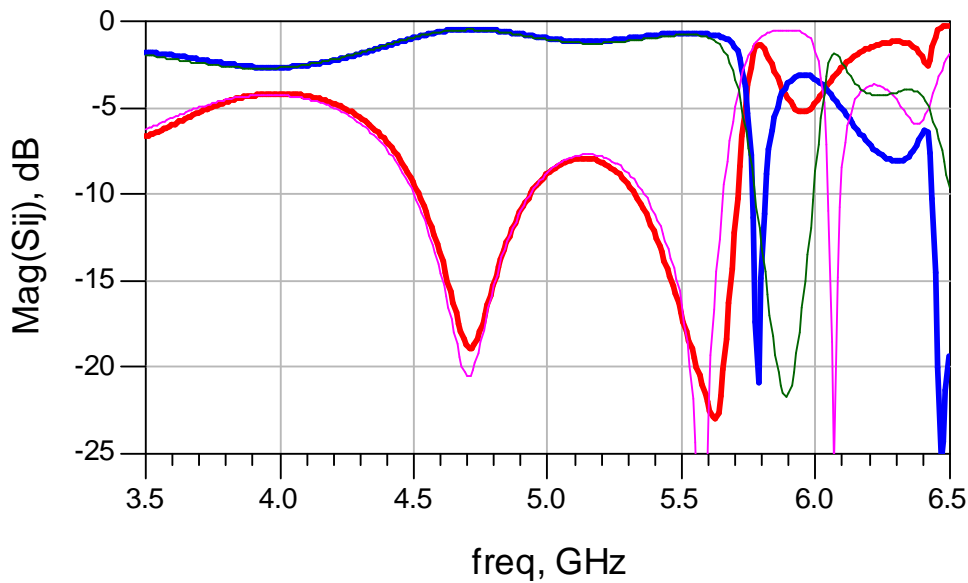


Figura 40: Simulació amb font de tensió, les traces gruixudes corresponen a S_{11} i S_{12} , les primes corresponen a S_{33} i S_{34}

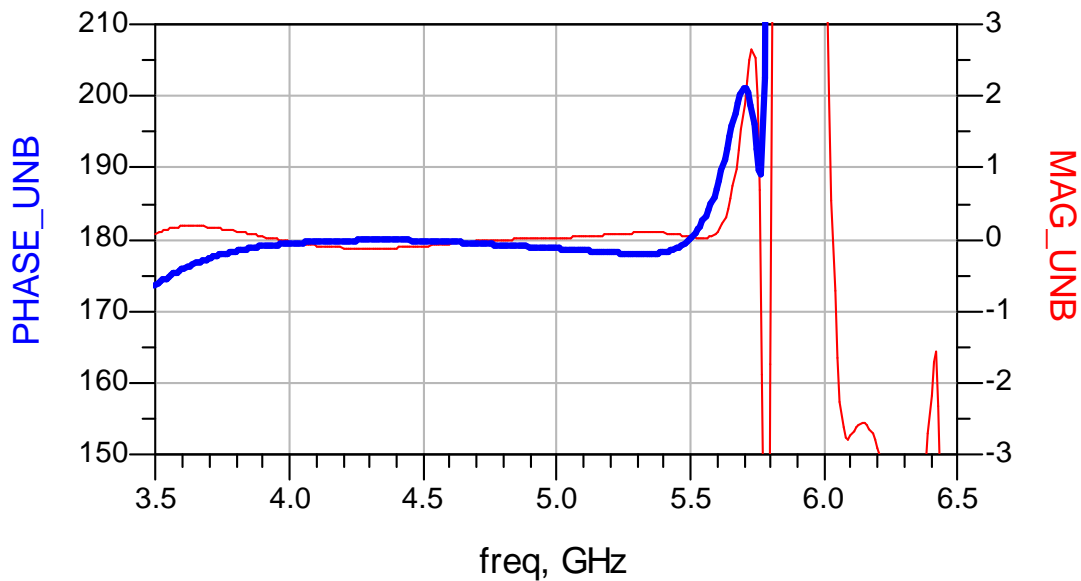


Figura 41: Gràfica de diferència de fases (traç gruixut) i diferència de magnituds (traç prim) amb font de tensió

Com s'observa en les *Figures 41 i 42* l'introducció del curtcircuit virtual ha empitjorat les prestacions, ja que hem passat de un model ideal a un de real. Apareix una desadaptació a la freqüència central del dispositiu, encara que no és molt gran. Les característiques de inversió de fase es mantenen i no varien el seu comportament, comparant amb la simulació anterior *Figura 36*. No retocarem més aquest model, esperarem a construir el Layout, ja que l'esquemàtic no simula els efectes de l'atacat directe.

7. Disseny del layout

Per tal de dissenyar el LAYOUT, s'utilitza el mateix programa ADS, que inclou una part específica per aquest propòsit. A més de dissenyar el LAYOUT, permet fer simulacions electromagnètiques molt precises sobre el comportament del circuit.

7.1. Layout 1, versió Llarg

Utilitzarem els valors utilitzats en l'apartat 5.4, i 6 (anterior). El mateix programa s'encarrega de convertir el circuit esquemàtic a layout. El problema és que l'esquemàtic no permet simular les línies del switch corbades. En canvi, sí que podem simular-ho en el layout. Aquests són els valors que utilitzem pel layout:

Mesures layout, versió llarg	
W50	0,58 mm
W70	0,2175 mm
W35	1,33994 mm
L90	6,19 mm
L180	11,78 mm

Un cop s'obté el layout (generat automàticament pel programa), hi hem d'introduir petites modificacions perquè tot ens quadri. El problema és que les longituds de les línies verticals no coincideixen en el dibuix. Això és degut a que hem de restar-hi la contribució dels elements d'interconnexió, TLINES. És a dir, a la longitud de les línies, hi hem de restar l'amplada de les línies horitzontals.

Després necessitem obtenir l'angle que tindran les línies del switch. És un problema de trigonometria que té com a solució:

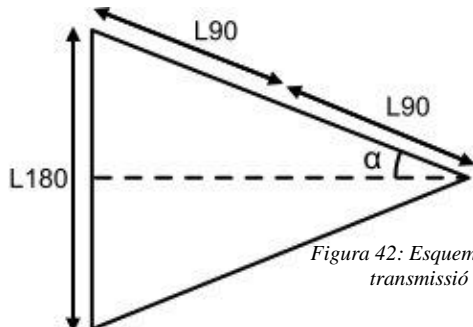


Figura 42: Esquema de les línies de transmissió del switch

$$\alpha = 27,2452^\circ \quad (13)$$

Aquest serà l'angle de les línies. Un cop ajustades aquestes línies, ja tenim el layout acabat. En aquesta part del programa no podem simular els díodes ni la font de tensió, així que haurem d'extreure els paràmetres necessaris i tornar al simulador esquemàtic per tal de simular el funcionament total del circuit.

Haurem d'afegir els ports, que són els punts on es calcularan els paràmetres S. En necessitem un a l'entrada, a la sortida, a les dues connexions dels díodes i a la font de tensió. El layout és:

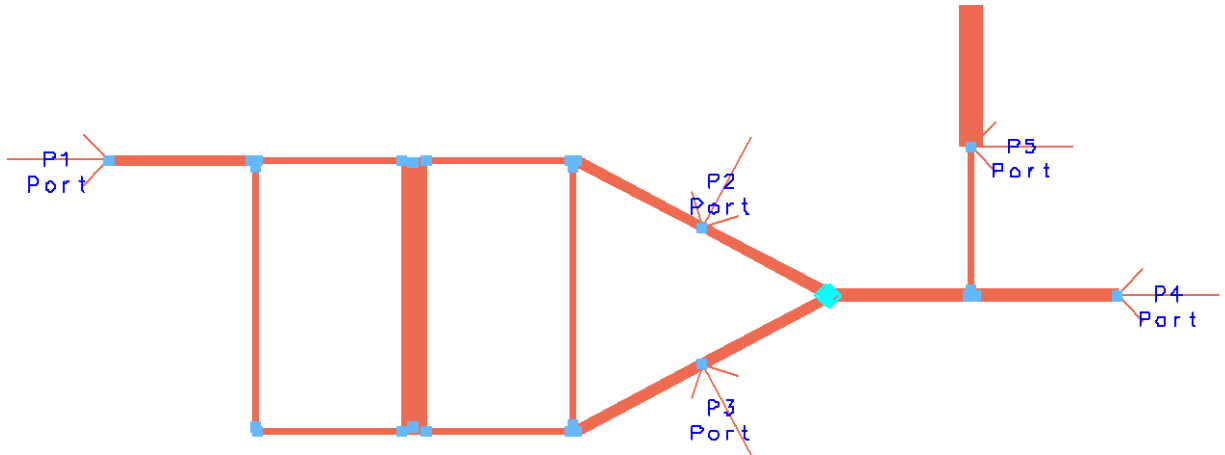
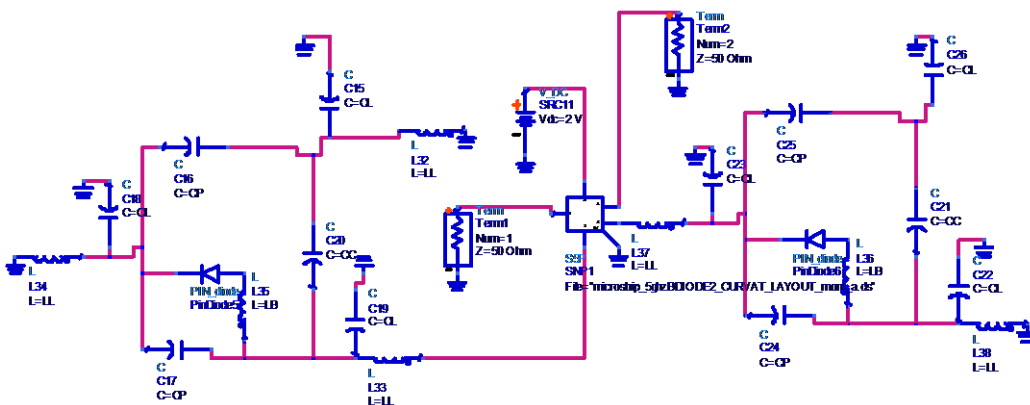


Figura 43: Layout del circuit llarg, amb ports

La simulació genera un fitxer amb els resultats. També dibuixa les gràfiques obtingudes dels paràmetres S, però a nosaltres no ens interessen, ja que tan sols volem una xarxa amb 2 ports, un d'entrada i un de sortida, i ara tenim 5 ports, i una matriu de paràmetres S que no podem interpretar.

Per tal de tornar a la xarxa de 2 ports, s'utilitzen els blocs anomenats DataSets, inclosos en el programa en la part de l'esquemàtic, que permeten carregar fitxers amb els resultats de la simulació del layout. Així podem connectar-hi els díodes i la font de tensió:



7.2. Resultats de la simulació per layout Llarg

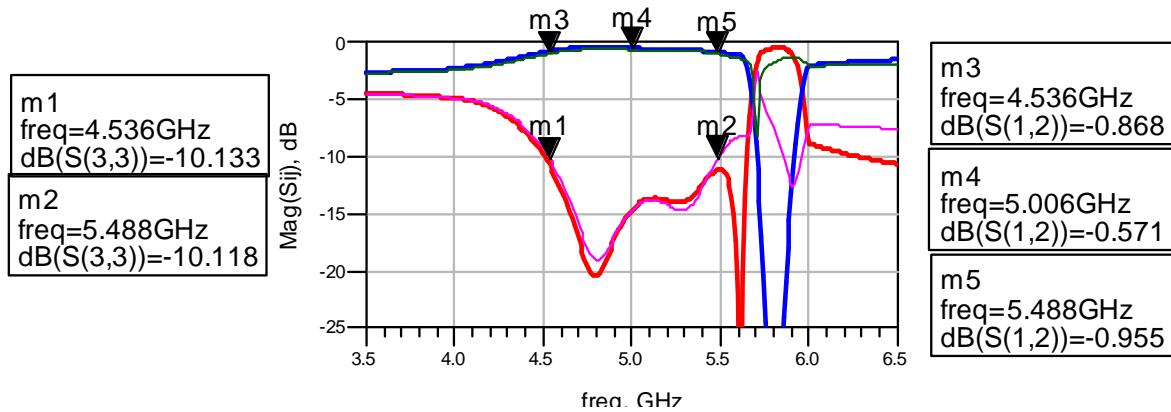


Figura 45: Paràmetres S per layout llarg, amb traç gruixut S_{11} i S_{12} , amb traç prim S_{33} i S_{34}

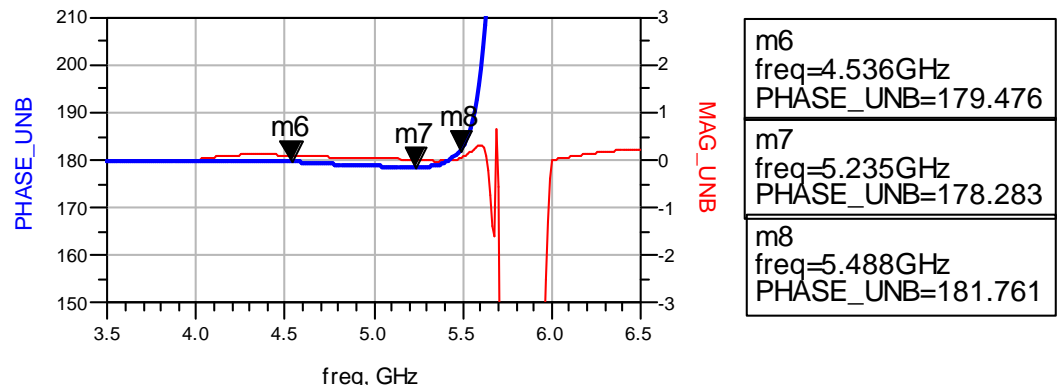


Figura 46: Ample de banda relatiu al balacenjament am fase per layout llarg, traç gruixut

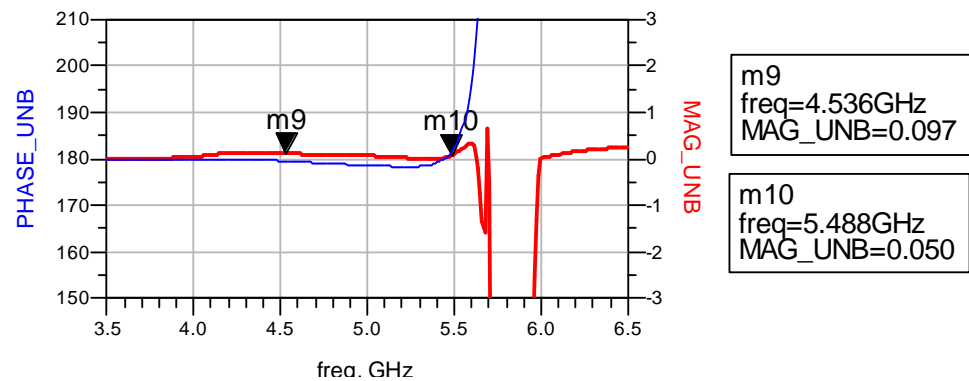


Figura 47: Ample de banda relatiu al balancejament en magnitud per layout llarg, traç gruixut

L'ample de banda d'adaptació és, $BW=0,948$ GHz. Veiem que el paràmetre de transmissió (paràmetres S_{12} i S_{34}) en aquest rang de freqüències es manté per sobre de 1dB, concretament a 0,570 dB en la freqüència central $f_c=5$ GHz. La fase es manté constant en l'ample de banda, amb una variació aproximada de 1-1,5°, amb un màxim de variació a la freqüència de 5,237GHz de 1,65°. La relació entre magnituds es manté pràcticament a 0dB durant tot l'ample de banda. El resultat és força bo, i les prestacions s'assemblen bastant al resultat obtingut a l'apartat 5.4 (referint-nos a l'ample de banda).

L'últim pas és afegir al layout les connexions a massa pel díode. Ho farem dibuixant un requadre paral·lel a les línies de transmissió del switch, on hi posarem un vies que connecti amb el revers de la placa. Haurem de tenir en compte les dimensions del díode. El fabricant les proporciona⁶, i són:

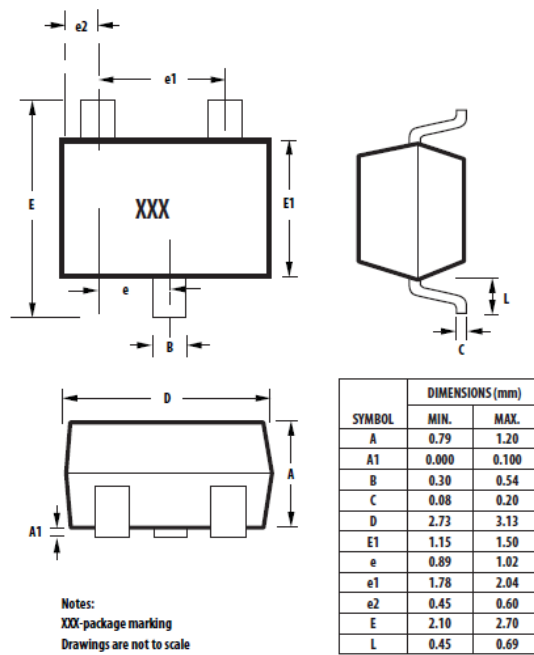


Figura 48: Esquema de les dimensions de l'encapsulat HSMP-3810

S'ha utilitzat l'Autocad per dissenyar-lo:

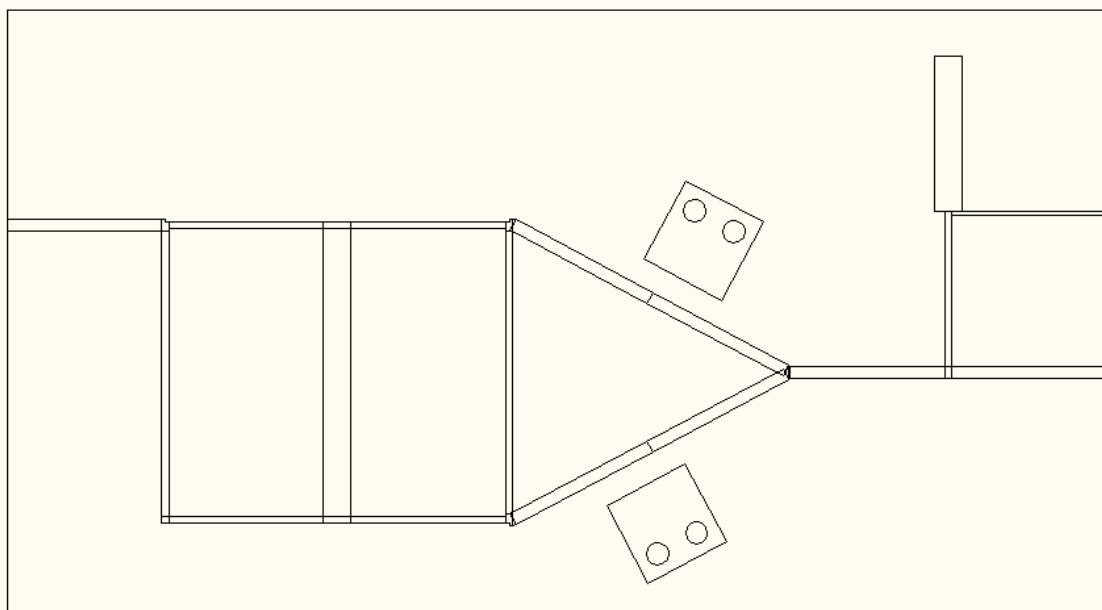


Figura 49: Layout llarg final

⁶ Datasheet HSMP-381X, 481X, AVAGO TECHNOLOGIES

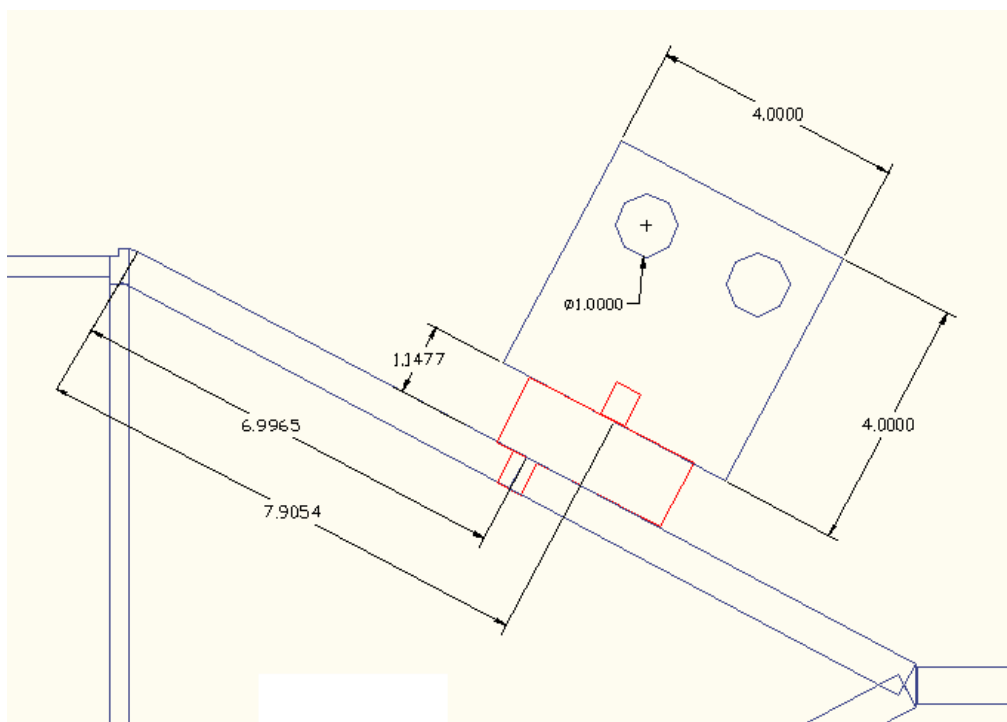


Figura 50: Dimensions per connexió a massa en la branca superior per Layout llarg. El díode serveix com a referència

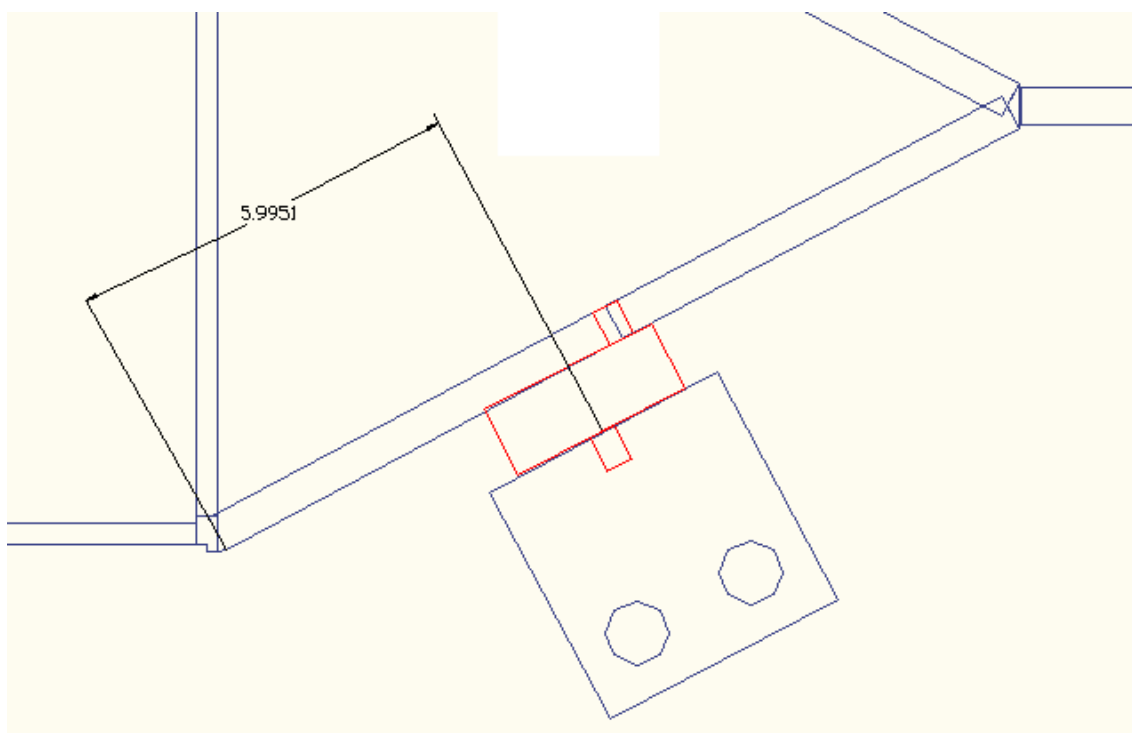


Figura 51: Dimensions per connexió a massa en la branca inferior

7.3. Layout 2, versió Curt

Hem dissenyat un altra layout, basant-nos en unes modificacions del model anterior. Per tal d'implementar-lo, s'ha ajustat el model d'esquemàtic per intentar millorar-ne el comportament. Les noves mesures, que donen unes millors prestacions són:

Modificacions pel layout curt			
	Layout llarg	Layout curt	Variació(Δ)
W50	0,58 mm	0,5648 mm	0,04 mm
W70	0,325 mm	0,275 mm	0,05 mm
W35	1,23994 mm	1,25 mm	0,01 mm
L90	6,99 mm	4,632 mm	2,358 mm
L180	12,8 mm	12,296 mm	0,5 mm
W70f	0,325mm	0,2625 mm	0,0625 mm
W35f	1,23994mm	1,2 mm	0,04 mm
L90f	6,99 mm	7 mm	

La variable L90f es refereix a la longitud de les línies que constitueixen el curtcircuit virtual de la font, i les variables W70f i W35f a les amplades d'aquestes línies, de $Z_0=70\Omega$ i $Z_0=35\Omega$ respectivament. En el layout anterior (llarg) aquestes variables prenen el mateix valor que les longituds i amplades de la resta de línies iguals del circuit. Ens hem adonat però, d'una manera pràctica, que modificant tan sols aquestes línies podem modificar el comportament de tot el circuit de manera favorable.

Si ens fixem en les variacions, la major diferència es troba amb la llargada de les línies de 90° , que ha disminuït. Per això anomenem aquesta la versió curta, ja que l'aspecte final, com veurem més endavant, és més curt i compacte.

Deixant de banda l'aspecte físic, aquestes modificacions donen unes molt bones prestacions. Cal precisar que s'han obtingut modificant el circuit esquemàtic. Per això primer es mostraran els resultats obtinguts en aquest apartat. Com que en l'apartat esquemàtic no es tenen en compte factors com l'angle d'atac de les línies, és important aconseguir un bon model en aquest apartat. És el que s'intenta amb aquest ajustament.

A més, el model esquemàtic ens servirà més endavant per comparar amb les mesures obtingudes, un cop fabricat el dispositiu.

7.4. Simulació esquemàtica del layout Curt

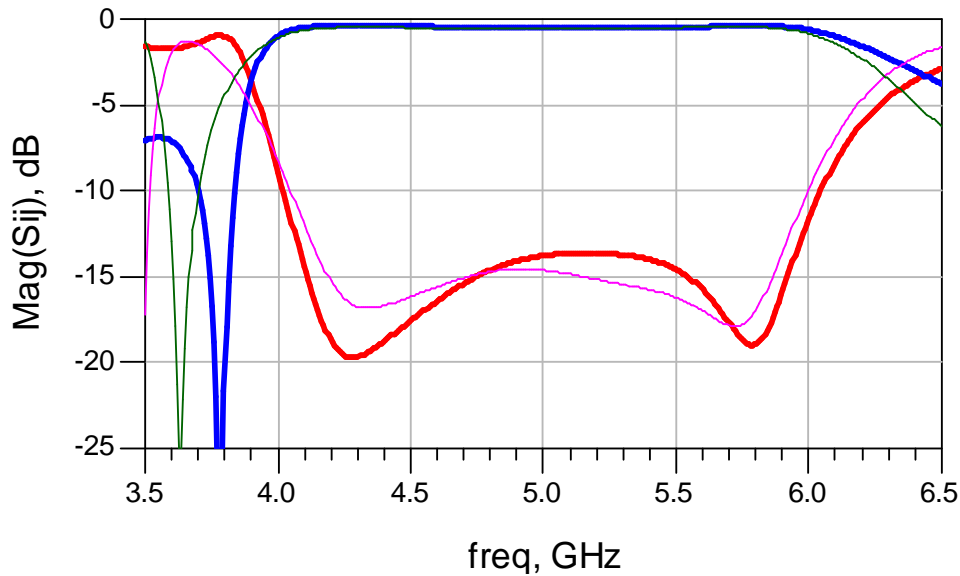


Figura 52 Simulació esquemàtic versió curat, les traces gruixudes són S_{11} i S_{12} , les primes corresponen a S_{33} i S_{34}

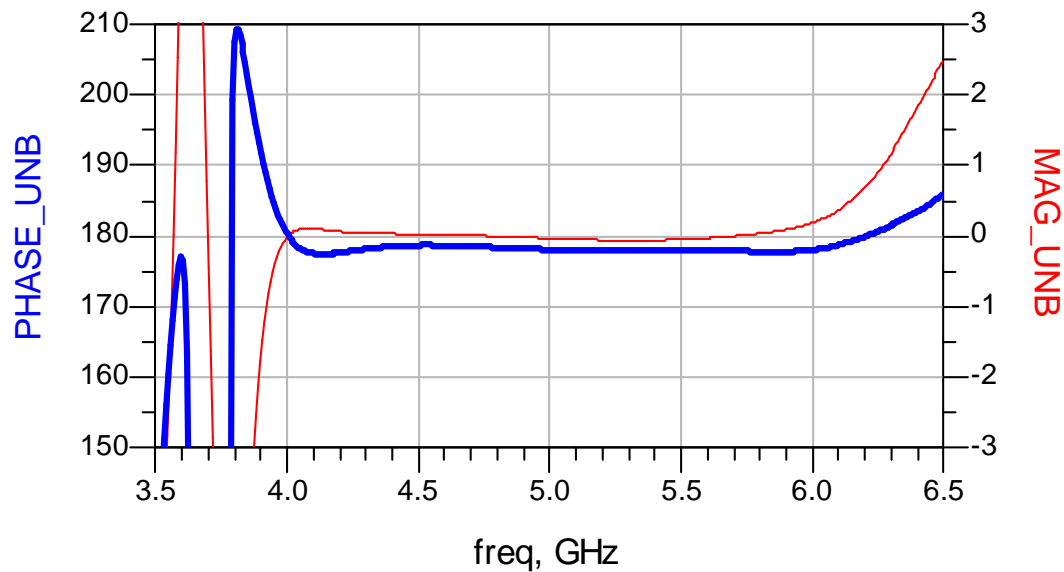


Figura 53 Gràfica de diferència de fases (traç gruixut) i diferència de magnituds (traç prim), esquemàtic del layout curt

Amb aquests ajustament, el què aconseguim és un ample de banda en adaptació que va desde 4GHz fins a 6GHz, és a dir, un ample de banda de 2GHz centrat a $f_c=5\text{GHz}$. La diferència en la magnitud de les dues sortides es manté a 0dB. La fase té una petita variació a les sortides, d'uns 5° aproximadament. Per ser una variació petita, la considerarem com a bona. Aquests són uns bons resultats, ja que si recordem la versió amb línies ideals (apartat 3.4), s'aconsegueix el mateix ample de banda.

Partint d'aquest model per fabricar el layout, veurem si el model es manté un cop fem les simulacions més precises.

Per tal de construir el layout, seguirem els mateixos passos que en l'apartat 7.1, és a dir, per la versió curta. És a dir, dissenyarem el layout, ajustarem les mesures, inclourem els ports i llavors crearem un DataSet per simular els resultats obtinguts amb la simulació Momentum.

L'angle que utilitzarem aquesta vegada per l'atacat és:

$$\alpha = 41,5784^\circ \quad (14)$$

I el layout que obtenim per la simulació és:

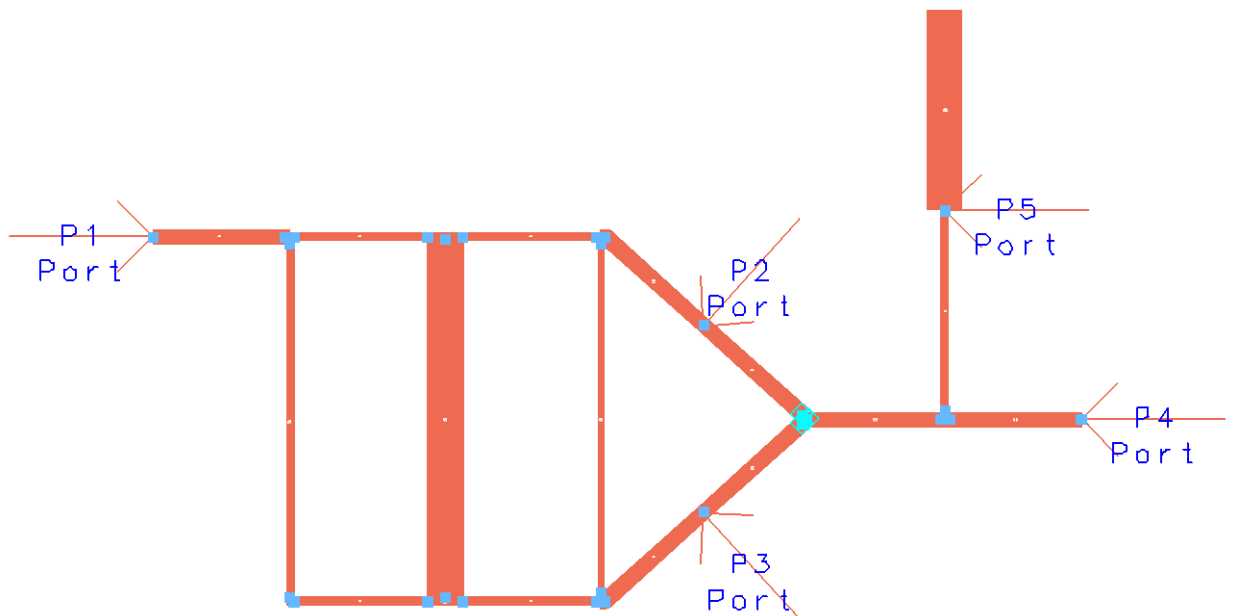


Figura 54: Layout del circuit curt amb ports

En la Figura 54 observem que aquest layout és molt més curt que l'anterior, tal com havíem comentat anteriorment, ja que les línies de 90° (horitzontals) són més curtes.

La simulació momentum ens dona els següents resultats:

7.5. Resultats de la simulació per layout Curt

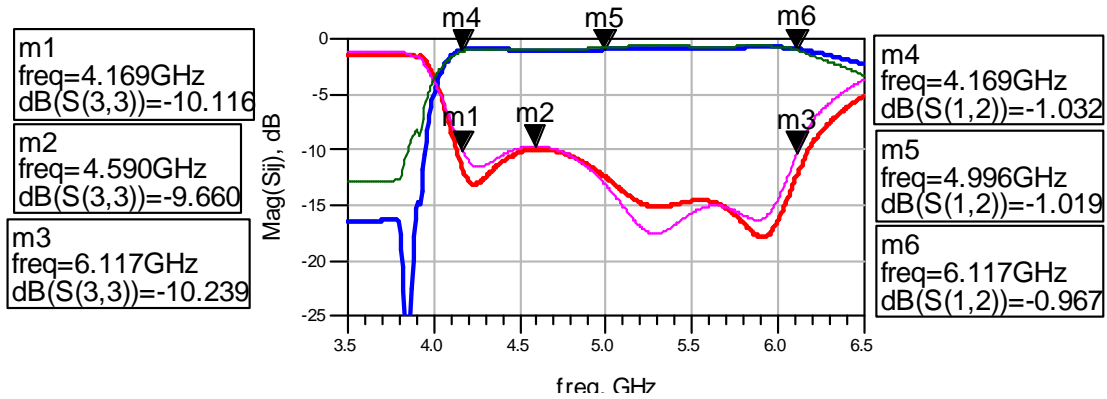


Figura 55: Paràmetres S del Layout curt

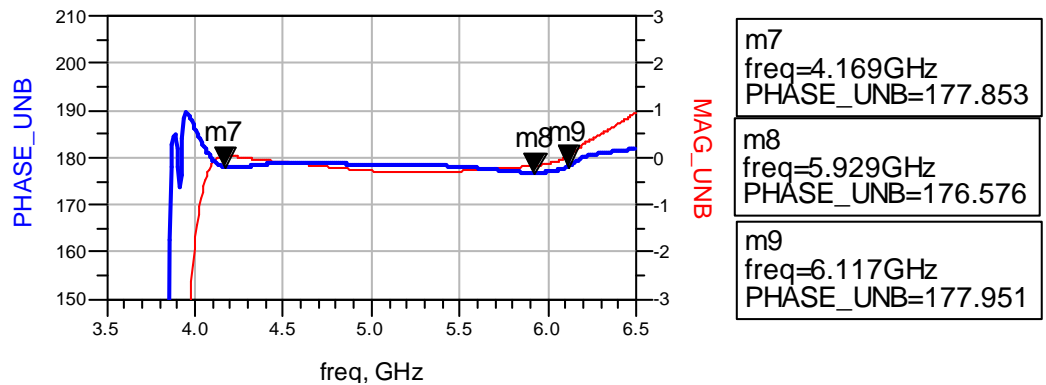


Figura 56: Ample de banda relatiu al balacejament amb fase per layout llarg, traç gruixut

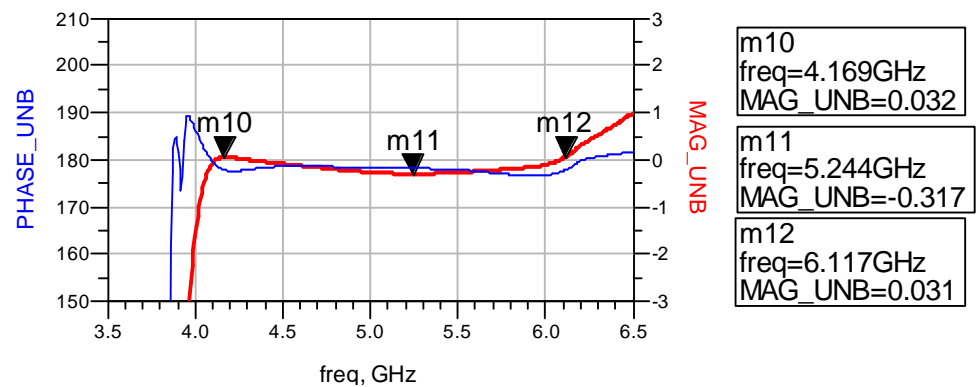


Figura 57: Ample de banda relatiu al balancejament en magnitud per layout llarg, traç gruixut

Com observem en els resultats, el comportament s'ha mantingut de la versió esquemàtica. La freqüència central s'ha desplaçat lleugerament, cap a la dreta, però es mantenen els amplituds de banda. En la Figura 55, l'ample de banda amb adaptació a 10dB és 2GHz. En les Figures 56 i 57 corroborem que per l'ample de banda d'adaptació, el circuit es comporta correctament. La fase té una variació aproximada de 5°, que és acceptable.

Com que els resultats són bons, es decideix fabricar també aquest Layout. Després d'afegir les connexions a massa, el layout final és:

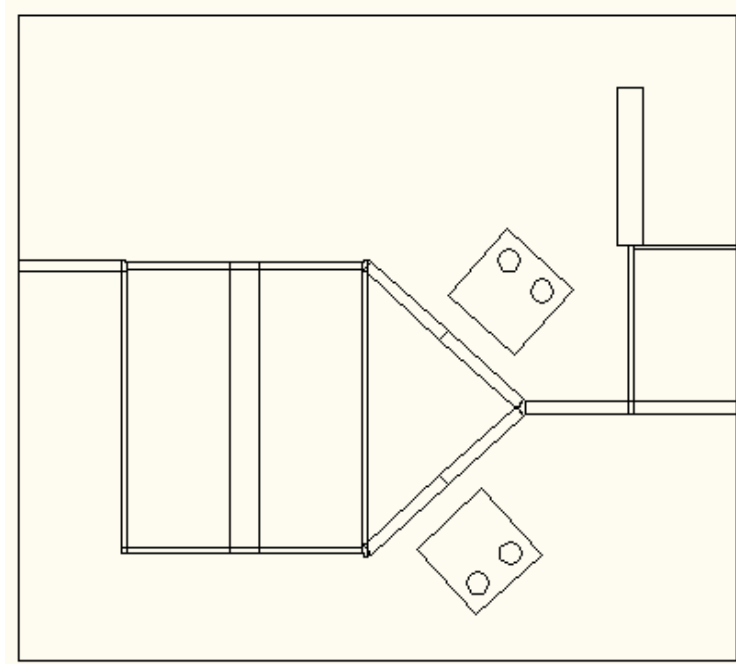


Figura 58: Layout curt final

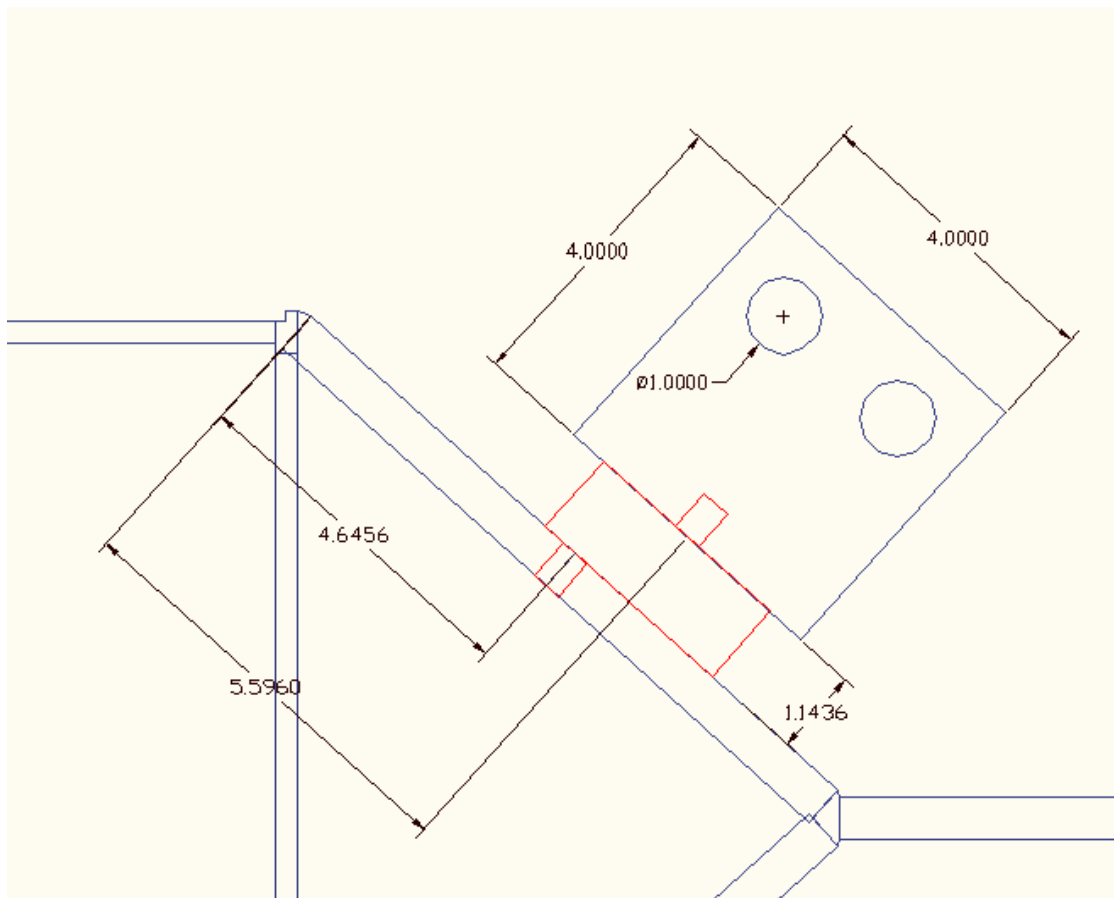


Figura 59: mesures per la col·locació de la connexió a massa per la branca superior en el Layout curt

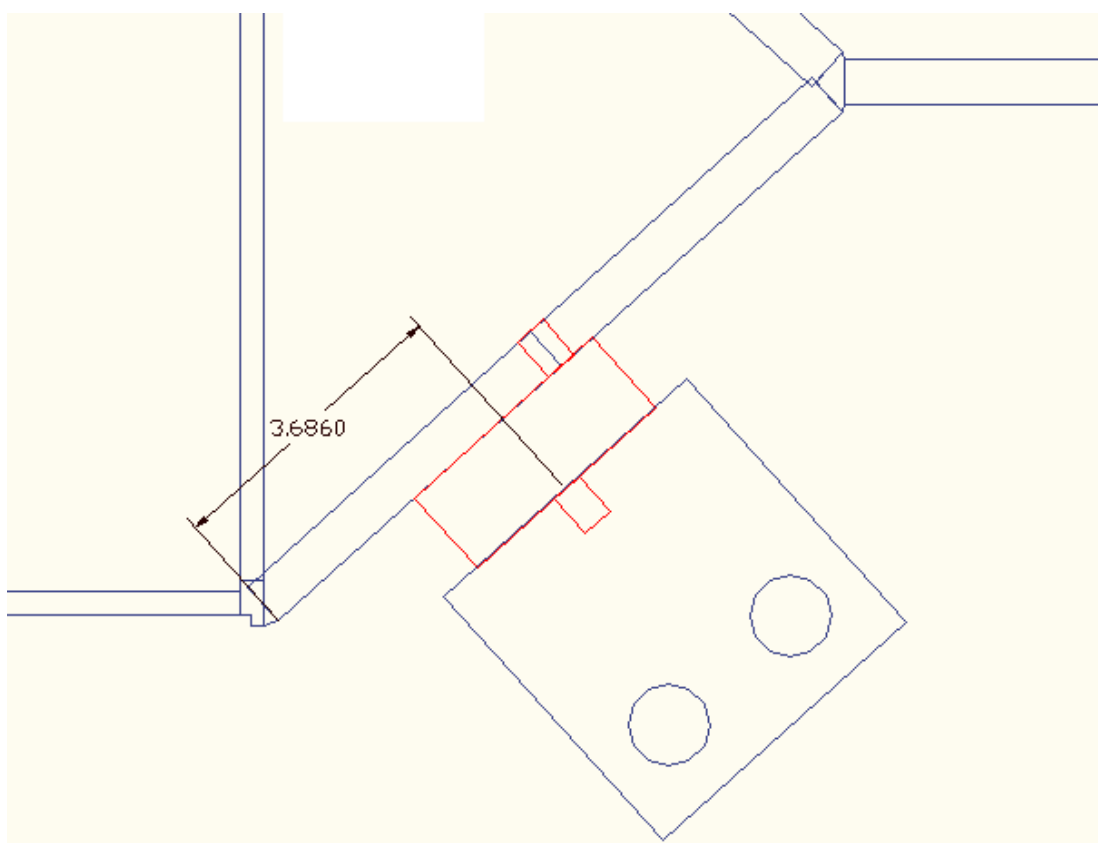
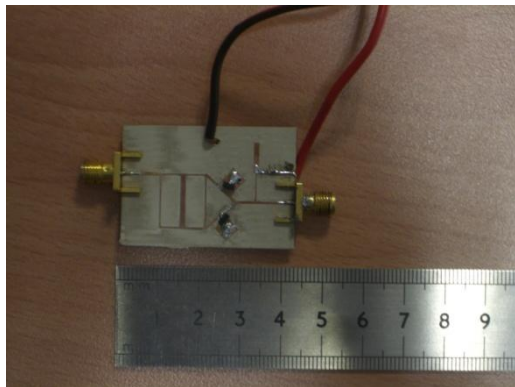


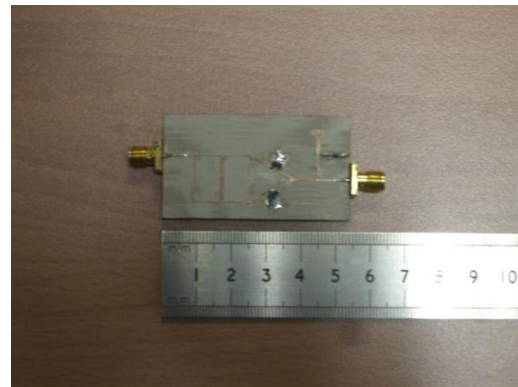
Figura 60: Mesures per la connexió a massa en la branca inferior del Layout curt

8. Fabricació

Per fabricar els layouts s'utilitzarà una fresadora. La fresadora ressegueix les línies del layout, per després poder extreure tota la capa de coure que sobri. Després s'hi afegeixen els connectors d'entrada i sortida i els vias a massa. Acabarem la fabricació connectant els díodes entre les línies i les connexions a massa. S'ha d'anar en compte, ja que els díodes són molt petits i s'ha de calcular amb precisió la posició en què es soldaran, ja que han d'estar just al mig de la línia. Per soldar-los s'utilitza estany. També s'afegeixen cables que connectin a massa i a l'entrada de la font de tensió, per poder-los connectar exteriorment a la font de tensió.



(a)



(b)

Figura 61: En la foto (a), veiem el muntatge acabat pel layout curt, en la foto (b), el circuit llarg amb els díodes soldats

Un cop tenim el circuit ja construït, s'obtenen les mesures amb l'analitzador de xarxes, que permet obtenir els valors dels paràmetres S del circuit. Guardarem els resultats i els passarem al programa ADS, per comparar les mesures de l'analitzador de xarxes amb les simulacions.

Per passar les dades de les mesures al programa, utilitzarem els blocs Data Set, utilitzats anteriorment (en els apartats 7.1 i 7.2) per veure els resultats de la simulació momentum. El procediment serà el mateix.

S'han construït els dos layouts, però només presentarem les mesures pel circuit curt.

8.1. Mesures per circuit Curt

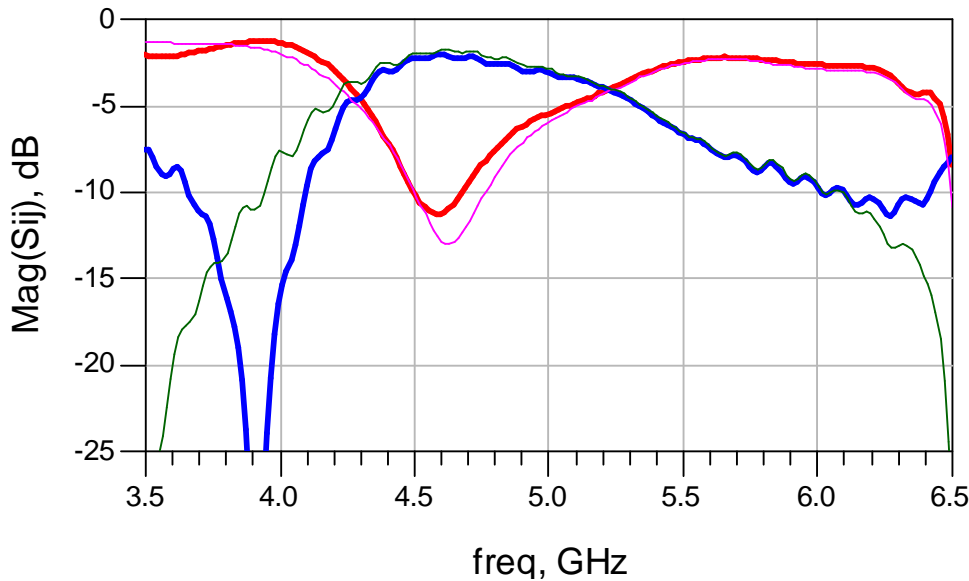


Figura 62: mesures del circuit curt, S_{11} i S_{12} amb traces gruixudes, S_{33} i S_{34} amb traces primes

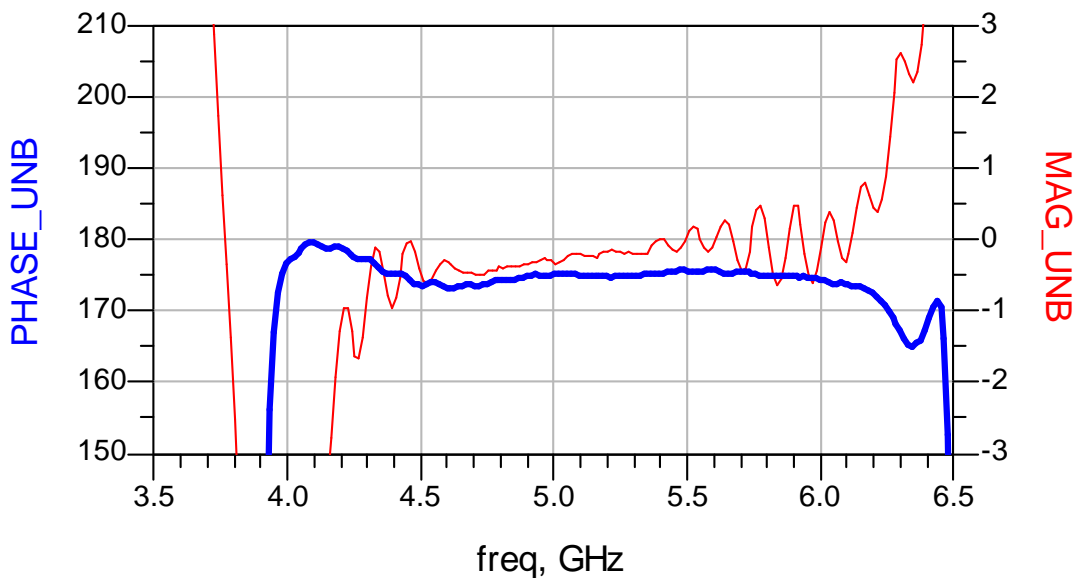


Figura 63 Gràfica de diferència de fases (traç gruixut) i diferència de magnituds (traç prim), mesures layout curt

Com podem apreciar en les gràfiques, les característiques han empitjorat. El circuit s'ha desadaptat per un ample de banda important, com veiem en la Figura 61. En canvi, les relacions de magnitud i fase es mantenen semblants (Figura 62), dels obtinguts en el layout (apartat 7.5), tot i que han empitjorat lleugerament. És a dir, que el circuit continua canviant la fase entre les mateixes freqüències que ho feia abans, el problema és que s'ha desadaptat en gran part d'aquestes freqüències. Per corroborar aquest resultat, s'analitzen els paràmetres S i el comportament en fase del dispositiu en l'ample de 1GHz a 10GHz.

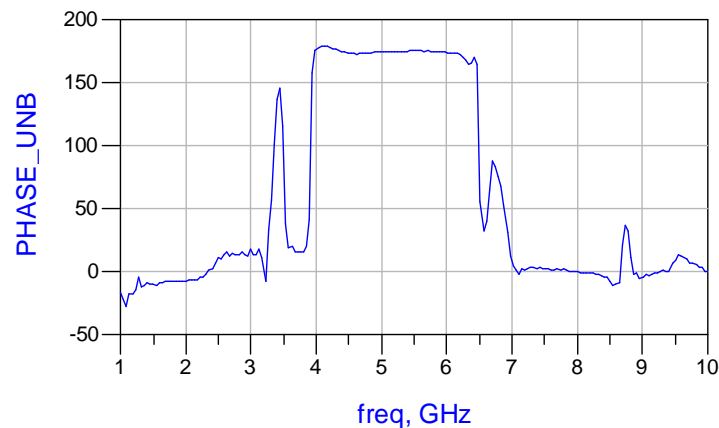


Figura 64: Relació de fases entre sortides per les mesures del circuit curt, amb ample de banda de 1 a 10GHz

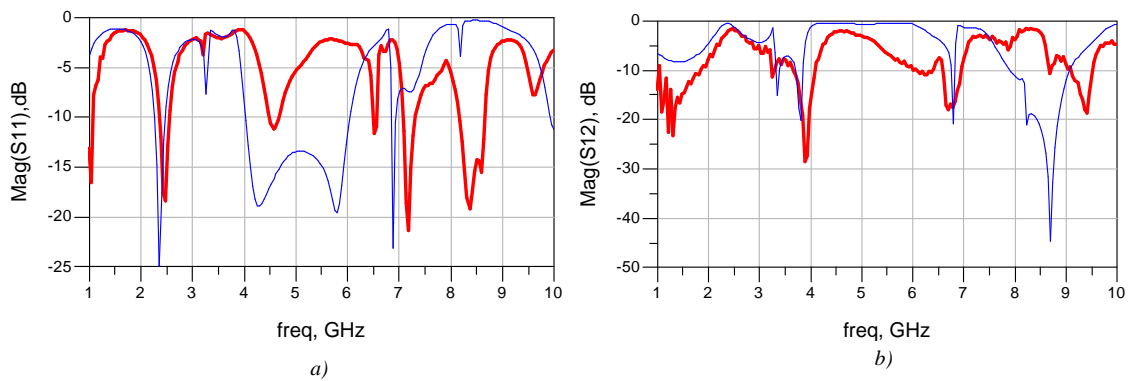


Figura 65: Comparació entre les mesures i la simulació esquemàtica. Les traces gruixudes corresponen a les mesures del circuit, i les primes corresponen a les simulacions. En la gràfica a) es comparen els paràmetres S_{11} i en la gràfica b) es comparen els paràmetres S_{12}

En la *Figura 63* s'aprecia que el dispositiu realitza la inversió de fases pel rang de freqüències de 4GHz a 6GHz, que és el mateix resultat que obteníem en la simulació. En canvi, en la *Figura 64* podem observar com la desadaptació ha augmentat en el rang de 5-6GHz, i com a conseqüència ha decaïgut el paràmetre de transmissió. Aquests resultats ens traslladen a un problema de desadaptació.

La desadaptació pot ser deguda a moltes causes, una d'elles podria ser per culpa de la qualitat de les soldadures o per algun element mal col·locat en el circuit. Per comprovar que l'error no sigui degut a que els elements de la placa estiguin mal col·locats, s'han realitzat diferents muntatges, amb la màxima precisió possible. Els resultats per les diferents construccions són molt semblants, i demostra que el problema no es troba en al col·locació dels díodes.

A continuació es mostren els resultats obtinguts amb diferents muntatges, amb més precisió en la col·locació dels díodes.

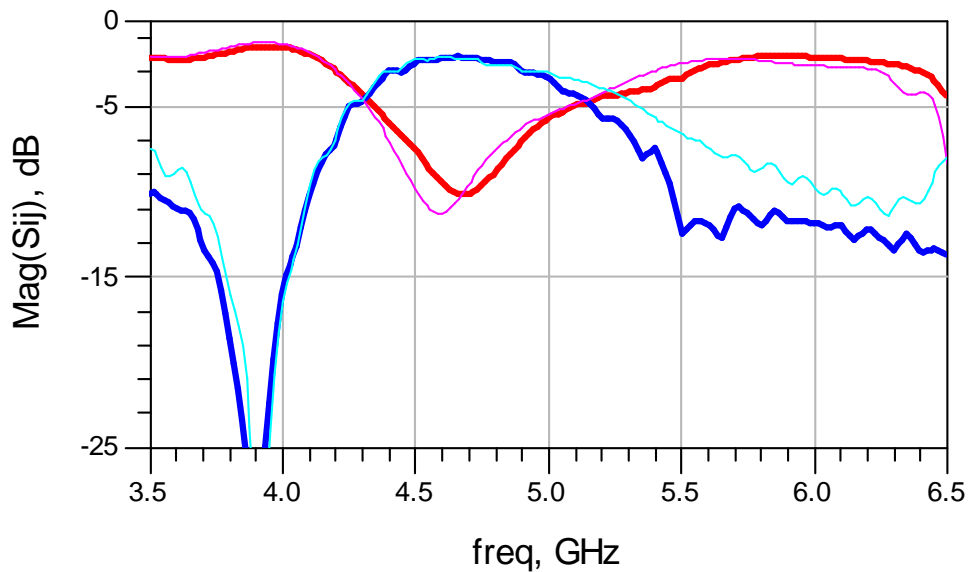


Figura 66: Comparació dels paràmetres S_{11} i S_{12} del muntatge inicial (traç prim) amb muntatge posterior, amb més precisió en la col·locació dels díode

En la *Figura 65*, on es comparen dos muntatges diferents, un amb una col·locació dels díodes més precisa que l'altra, observem que són pràcticament iguals. Aquest resultat indica que la font del problema no és la col·locació dels díodes, ja que les variacions entre una mesura i l'altra no són suficients. Per veure l'error del problema, utilitzarem el programa ADS.

8.2. Modificació de l'esquemàtic per detectar fonts d'error

Intentem ajustar les variables del circuit amb el programa ADS, per veure si es pot aconseguir que la simulació s'assembli al resultat real obtingut. Els valors que es modifiquen són els que defineixen el model del díode, i algun petit canvi en el substrat, ja que són els més susceptibles a variacions. No es modifiquen les longituds ni les amplades de les línies, ja que és molt difícil que aquestes hagin variat.

Després de diversos intents, ens adonem que els paràmetres que més modifiquen el comportament, dels mencionats anteriorment, són els que es refereixen al model del díode. És a dir, que modificant els valors de les bobines i els condensadors que modelen el díode, es pot aconseguir un comportament semblant a l'obtingut en les mesures. Utilitzant els següents valors, s'aconsegueixen unes bones aproximacions:

Modificacions en el model del díode			
	Valors inicials	Valors modificats	Variació(Δ)
LL	0,5nH	0,8 nH	0,3 nH
LB	1 nH	2,6 nH	1,6 nH
CL	0	0	
CC	0,06 pF	0,168 pF	0,108 pF
CP	0,08 pF	0,29 pF	0,29 pF

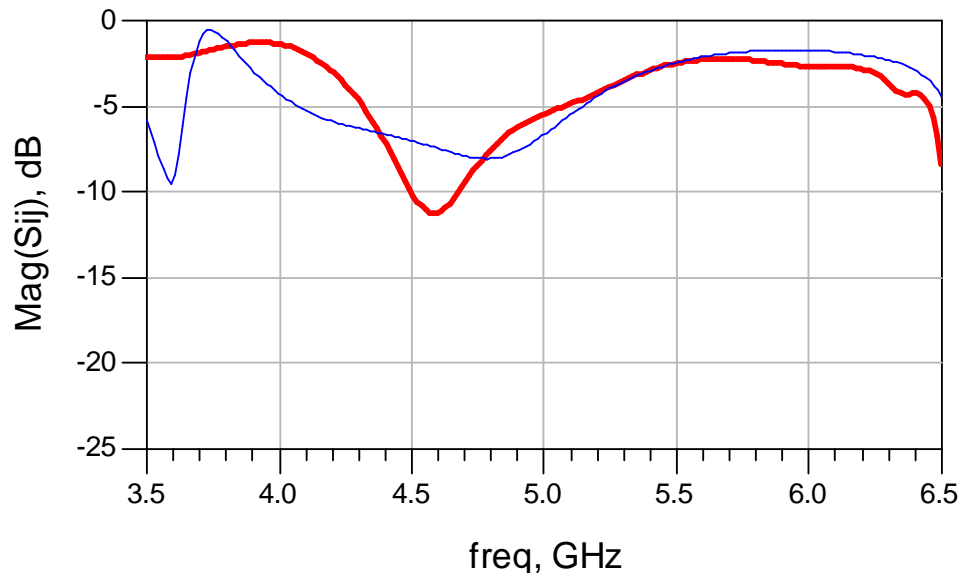


Figura 67: Gràfica amb paràmetres S_{11} , el traç gruixut correspon a les mesures reals i el traç prim correspon a la simulació, canviant el model del díode

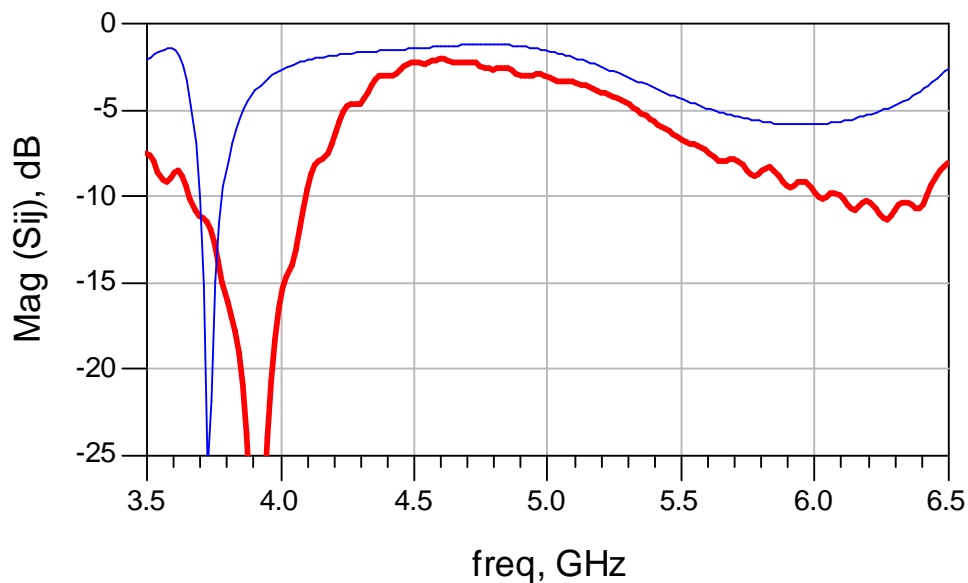


Figura 68: Gràfica amb paràmetres S_{12} , el traç gruixut correspon a les mesures reals i el traç prim correspon a la simulació, canviant el model del díode

Els resultats s'assemblen considerablement, la forma és semblant i podem veure que els màxims i mínims es troben en els mateixos llocs, tot i que canvii alguns valors. Podem estendre la comparació per tot l'ample de banda (1GHz a 10GHz) per comparar-ho amb les Figures 67 i 68.

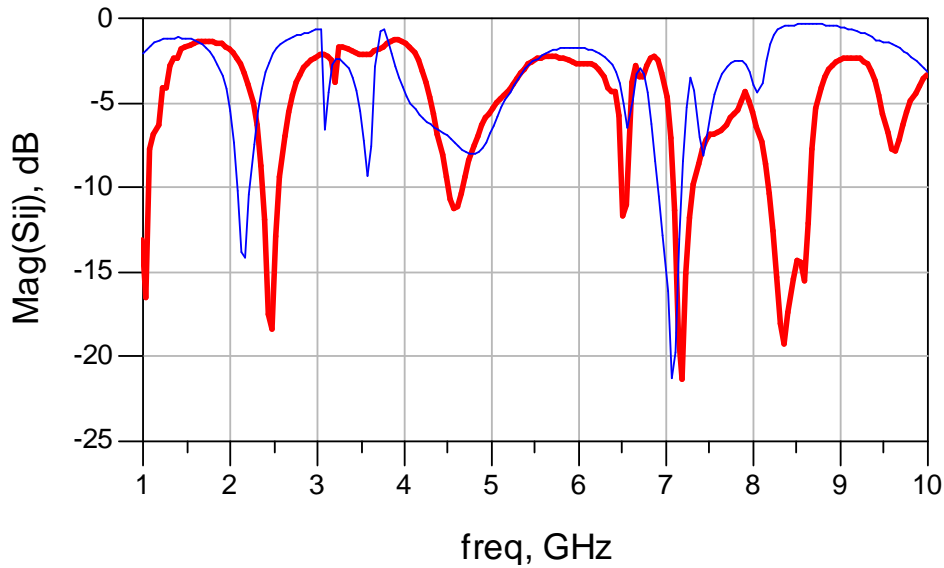


Figura 69: Gràfica amb paràmetres S_{11} , el traç gruixut correspon a les mesures reals i el traç prim correspon a la simulació, canviant el model del díode

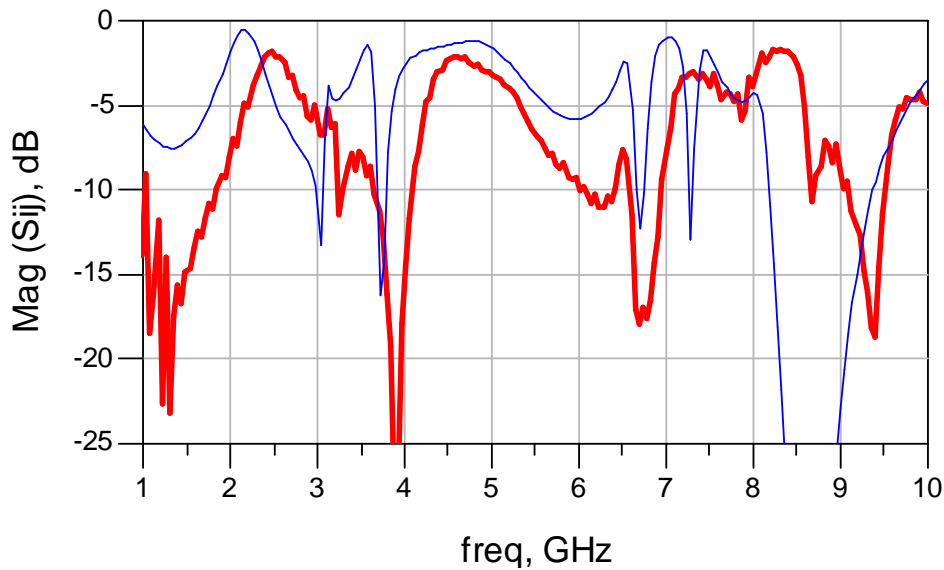


Figura 70: Gràfica amb paràmetres S_{12} , el traç gruixut correspon a les mesures reals i el traç prim correspon a la simulació, canviant el model del díode

Com observem en les Figures 68 i 69 les similituds s'estenen per tot l'ample de banda. Si observem les variacions dels paràmetres, els que més han augmentat són els condensadors, en canvi, no tant les bobines. Una de les causes d'aquest augment podria ser que les soldadures d'estany no fossin prou bones i fessin augmentar aquests valors, per culpa de les imperfeccions que presenta. També podria ser que el model proporcional pel fabricant no fos prou bo, i hi hagués aquestes diferències amb el comportament real. Una de les possibles solucions seria tornar a simular el circuit amb els nous valors de les bobines i els condensadors obtinguts, i ajustar-lo perquè funcionés amb aquesta nova configuració.

9. Conclusions

Després de finalitzar el projecte, hem aconseguit un bon disseny del dispositiu. Es compleixen els objectius de disseny que ens havíem proposat, ja que es té un bon ample de banda, pèrdues per inserció baixes, una fase constant a la sortida i una amplitud igual en les diferents fases. S'ha vist que el comportament ideal tenia un ample de banda de 2GHz, i és el mateix que obtenim després d'integrar tots els elements reals al circuit.

Podem concloure doncs, que el disseny del circuit és bo. En canvi, en el procés de fabricació no s'ha aconseguit que el dispositiu es comporti de la mateixa manera com s'ha dissenyat; tot i que el dispositiu funciona, no s'han aconseguit les mateixes característiques que hem mencionat en l'apartat de disseny.

S'ha intentat descobrir la causa dels problemes, fent diferents mesures del circuit i canviant paràmetres en les simulacions. Tot sembla apuntar que la culpa del mal funcionament del circuit és causat per la mala qualitat de les soldadures, que provoquen un augment en les capacitats i bobines paràsites en les connexions dels díodes i els cables de la font de tensió. Es proposen diferents línies a seguir per tal de millorar el comportament final del circuit.

Una possible solució, vist que el problema el generen les capacitats i inductàncies paràsites que apareixen per culpa de les soldadures, seria millorar el tipus de soldadura, substituint l'estany per materials més eficients i tècniques de soldadura més acurades. Per exemple, es podrien utilitzar tècniques de cuit, amb millors materials que l'estany, per veure si les prestacions milloren.

Una altra solució possible seria redissenyar el model de l'encapsulat del díode amb els valors de les capacitats i inductàncies obtinguts en l'apartat 8.2. Si després de millorar les soldadures, s'observa que el resultat no millora, potser la causa de la desadaptació és que el model de l'encapsulat proporcionat pel fabricant no és prou acurat, d'aquí la necessitat de canviar el model.

Bibliografia

- [1] POZAR, David M.(1998). *Microwave Engineering 2nd Edition*. University of Massachusetts: John Wiley & Sons, Inc. , p.380
- [2] MEDLEY, Max. W. (1993). *Microwave and RF circuits:analysis, syntethise and design*. Boston;London: Artech House
- [3] Bajju, A. i Koul, S. K.(2009) *Theory and design of Solid-state Microwave Phase Shifters*, IETE Journal of Education, volum 50, treball 1.

Datasheets

- [4] Datasheet RO3000[®] Series High Frequency Circuit Materials , ROGERS CORPORATION
- [5] Datasheet *HPND-4005*, AVAGO TECHNOLOGIES
- [6] Datasheet *HSMP-381X, 481X* , AVAGO TECHNOLOGIES
- [7] Application Note 1124, *Linear Models for Diode Surface Mount Packages*, AVAGO TECHNOLOGIES

Resum:

El projecte es basa en el disseny i la fabricació d'un circuit desfasador, amb una entrada i una sortida, que commuta entre dos estats, un estat amb desfasament de 180° i l'altre sense desfasament. El circuit es dissenya amb microstrip, per una $f_c=5\text{GHz}$. S'intenten obtenir les millors característiques per aquest disseny, és a dir, bon ample de banda i pèrdues per inserció baixes, acompanyat d'una bona resposta en les relacions de magnitud i fase.

Es segueixen diferents etapes de disseny, on es comença per un model simple i s'avança en complexitat, afegint els nous components que acabaran conformant el circuit final. Després del disseny es passa a la fabricació del circuit, per veure el seu funcionament real. La memòria recull i ordena la informació obtinguda a través d'aquest procés, intentant mostrar-la de manera clara, per tal de seguir el procés de disseny realitzat, i així poder interpretar els resultats obtinguts. L'objectiu final és veure com es comporta el circuit dissenyat i definir les pautes a seguir per millorar-lo en un futur.

Resumen:

El proyecto se basa en el diseño y la fabricación de un circuito desfasador, con una entrada y una salida, que conmuta entre dos estados, un estado con desfase de 180° y el otro sin desfase. El circuito se diseña con microstrip, por una $f_c = 5\text{GHz}$. Se intentan obtener las mejores características para este diseño, es decir, un ancho de banda grande y unas pérdidas por inserción bajas, acompañado de una buena respuesta en las relaciones de magnitud y fase.

Se siguen diferentes etapas de diseño, donde se empieza por un modelo simple y se avanza en complejidad, añadiendo los nuevos componentes que acabarán conformando el circuito final. Tras el diseño se pasa a la fabricación del circuito, para ver su funcionamiento real. La memoria recoge y ordena la información obtenida a través de este proceso, intentando mostrarla de forma concisa, para seguir el proceso de diseño realizado, y así poder interpretar los resultados obtenidos. El objetivo final es ver cómo se comporta el circuito diseñado y definir las pautas a seguir para mejorarlo en un futuro.

Summary:

The project is based on the design and manufactures of a phase shifter circuit with one input and one output, which toggles between two states, the first one with a 180° phase and the other without it. The circuit is designed with microstrip, at $f_c=5\text{GHz}$. We are trying to obtain the best characteristics for this design, i.e. a large bandwidth and low insertion losses, with a good response in magnitude and phase.

There are different stages of design, which starts with a simple model, adding new components to form the final circuit. Then, we manufacture the circuit, to evaluate its performance. The report collects and sorts the information obtained through this process, trying to show it in a concise way, in order to understand the whole design process and the final results. The goal is test the design circuit behavior, and set guidelines to improve this work in the future.